



QG153 中文版说明书
EPROM/ROM-Based 8-Bit
Microcontroller Series



目录

目录	2
1.0、注意事项	4
2.0、功能特性	5
3.0、概述	6
4.0、结构图	6
5.0、管脚图	7
5.1、管脚功能描述	7
6.0、存储器结构	8
6.1、程序存储器.....	8
6.2、数据存储器.....	9
7.0、功能介绍.....	11
7.1、寄存器操作.....	11
7.1.1、 INDF (间接寻址寄存器)	11
7.1.2、 TMRO (定时/计数器 Time lock/Counter register)	12
7.1.3、 PCL (Low Bytes of Program Counter) & Stack	12
7.1.4、 STATUS (状态字寄存器)	14
7.1.5、 FSR (间接寻址指针)	15
7.1.6、 PORTA, PORTB (Port 寄存器)	15
7.1.7、 PCON (电源控制寄存器)	15
7.1.8、 WUCON (Port B输入改变/唤醒控制寄存器)	16
7.1.9、 PCHBUF (PC指针高位缓冲区)	17
7.1.10、 PDCON (I/O下拉控制寄存器)	17
7.1.11、 ODCON (I/O开路控制寄存器)	18
7.1.12、 PHCON (I/O上拉控制寄存器)	19
7.1.13、 INTEN (中断屏蔽寄存器)	19
7.1.14、 INTFLAG (中断标志寄存器)	20
7.1.15、 ACC (Accumulator)累加器	21
7.1.16、 OPTION Register (选项寄存器)	21
7.1.17、 IOSTA & IOSTB (I/O口控制寄存器)	22
7.2、 I/O Ports	23
7.3、 Timer0/WDT & Prescaler 2.3.1 Timer0	25
7.3.1、 Timer0	25
7.3.1.1、使用内部时钟: 定时模式	25
7.3.1.2、使用外部时钟: 计数模式	25
7.3.2、看门狗定时器 (WDT)	25
7.3.3、 Prescaler (预置器)	25
7.4、中断方式	27
7.4.1、外部中断	27
7.4.2、Timer0 中断	27
7.4.3、Port B 输入改变中断	27
7.5、省电模式 (SLEEP)	28
7.5.1、睡眠唤醒	28
7.6、复位	29
7.6.1、上电复位计数器(Power-up Reset Timer PWRT)	29



7.6.2、振荡启动计数器(Oscillator Start-up Timer OST)	29
7.6.3、复位顺序	30
7.7、十六进制转化为十进制 (Hexadecimal Convert to Decimal HCD)	32
7.8、振荡器配置 (Oscillator Configurations)	33
7.9、配置选项	35
8.0、指令集合	38
9.0、绝对最大额定值	50
10.0、操作条件	50
11.0、电气特性	51
11.1、QG153电气特性	51
11.2、QG153电气特性表	56
11.2.1、操作频率vs操作电压 (Ta=25°C)	56
11.2.2、内部4MHz RC vs 供应电压 (Ta=25°C)	56
11.2.3、内部8MHz RC vs 供应电压 (Ta=25°C)	56
11.2.4、内部1MHz RC vs 供应电压 (Ta=25°C)	57
11.2.5、内部455KHz RC vs 供应电压 (Ta=25°C)	57
11.2.6、内部4MHz RC vs 温度	57
11.2.7、内部8MHz RC vs 温度	57
11.2.8、内部1MHz RC vs 温度	58
11.2.9、内部455KH Hz RC vs 温度	58
11.2.10、WTD18毫秒复位时间 vs 温度	58
11.2.11、WTD4.5毫秒复位时间 vs 温度	58
11.2.12、WTD72毫秒复位时间 vs 温度	59
11.2.13、WTD288毫秒复位时间 vs 温度	59
11.2.14、WTD18毫秒复位时间 vs 供应电压 (Ta=25°C)	59
11.2.15、WTD4.5毫秒复位时间 vs 供应电压 (Ta=25°C)	59
11.2.16、WTD72毫秒复位时间 vs 供应电压 (Ta=25°C)	60
11.2.17、WTD288毫秒复位时间 vs 供应电压 (Ta=25°C)	60
11.2.18、LVDT2.0V vs 温度	60
11.2.19、LVDT3.6V vs 温度	60
11.2.20、LVDT1.8V vs 温度	61
11.2.21、LVDT2.2V vs 温度	61
11.2.22、LVDT2.4V vs 温度	61
11.2.23、LVDT2.6V vs 温度	61
12.0、封装尺寸	62
12.1、14-PIN PDIP 300mil	62
12.2、14-PIN SOP 150mil	63
13.0、封装IR回流焊接曲线	64
14.0、订购信息	64



1.0、注意事项

- 睡眠唤醒问题：芯片进入睡眠时，若唤醒口的状态不稳定，会导致芯片睡眠后无法被唤醒。
- 中断问题：端口状态变化中断，会有几率丢失中断。
- I/O口latch up问题：当用I/O口直接驱动共阳RGB七彩灯时，会有灯珠无法点亮情况。
解决办法：增大I/O到RGB灯上的电阻阻值。
参考阻值：B0（R）：100欧；B1（G）：51欧；B2（B）：10欧。
- 频飘问题：5V到2.5V频飘在5%左右。
- 外挂32768晶振不准。



2.0 功能特性

- 只有 42 个单字指令
- 除分支指令为两个周期指令以外其余为单周期指令
- PC 寻址范围为 13-bit
- GOTO 指令能跳转到所有的 ROM/EPROM 地址空间
- 子程序能返回到所有的 ROM/EPROM 地址空间
- 能处理 8 位数据
- 5 级硬件堆栈
- 运行速度: DC-20 MHz 工作频率
DC-100 ns 指令周期

型号	管脚#	I/O#	EPROM/ROM 空间 (Byte)	RAM (Byte)
QG153	14	12	1K	49

- 支持直接与间接数据寻址方式
- 一个带 8 位预置器的 8 位定时/计数器 (Timer0)
- 内部上电复位
- 内含一个低电压检测电路供掉电复位使用
- 上电复位计数器 (PWRT) 和振荡启动计数器 (Oscillator Start-up Timer OST)
- 内部振荡器集成了一个看门狗保证了可靠的操作同时软件使能看门狗操作
- 两类双向输入输出 I/O 口 IOA 和 IOB
- 通过编程控制 I/O 端口的上拉/下拉、开路等状态
- 一个内部计数中断源; 两个外部中断源: INT 管脚, PortB 的输入改变
- 通过 INT 管脚或者 PortB 的输入改变来实现睡眠唤醒
- 省电睡眠模式
- 内部有 8MHz, 4MHz, 1MHz, 和 455KHzRC 振荡器
- 有可靠的保证使得程序代码不被读出。
- 内部 RC 振荡器
- 提供以下振荡源的选择:
 - ERC: External Resistor/Capacitor Oscillator (外部的 RC 振荡器)
 - IRC/ERIC: Internal or External Resistor/Internal Capacitor Oscillator - (内部电阻内部的电容 RC 振荡器或外部的电阻内部的电容 RC 振荡器)
 - HF: High Frequency Crystal/Resonator Oscillator (高频率的晶体协振器)
 - LF: Low Frequency Crystal Oscillator (低频率的晶体振荡器)
- 工作电压范围: 2.0V - 5.5V
 - ≤4MHz: 2.4V - 5.5V
 - ≤4MHz : 2.6V- 5.5V



3.0、概述

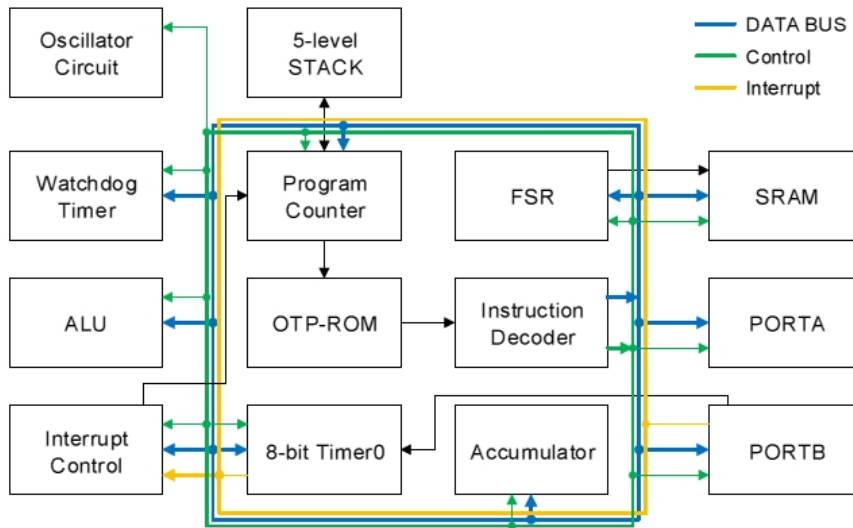
QG153 是一款低功耗，高速，高噪声容限，EPROM/ROM 基于 8 位 CMOS 工艺制造的单片机，采用 RISC 指令集，共有 42 条指令，除分支指令为两个周期指令以外其余为单周期指令。这种易用、易记的指令集大大缩短了开发时间。

QG153 包含了上电复位(Power-on Reset POR)，掉电复位(Brown-out Reset BOR)，上电复位计数器 (Power-up Reset Timer PWRT)，振荡启动计数器 (Oscillator Start-up Timer OST)，看门狗定时器(Watchdog Timer)，EPROM/ROM, SRAM, 双向三态 I/O 口，（可以设置为上拉/下拉、开路），省电睡眠模式，一个带 8 位预置器的 8 位定时/计数器，独立中断，睡眠唤醒模式和可靠的代码保护，有两个振荡源可供用户配置选择，包含省电振荡源和低功耗振荡器。

QG153 可访问 1K×13 的程序存储空间。

QG153 能直接或间接访问寄存器以及数据存储区，所有的特殊功能寄存器分布在数据存储区同时包含特定的程序指针。

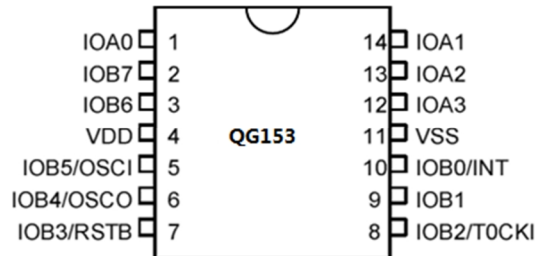
4.0、结构图





5.0、管脚图

PDIP, SOP



5.1、管脚功能描述

管脚名称	I/O	说明
IOA0 ~ IOA3	I/O	IOA0 ~ IOA3 双向I/O口 软件可以设置为下拉
IOB0/INT	I/O	双向I/O口同时具有系统唤醒功能 软件设置为上拉/下拉和开路 外部中断输入脚
IOB	I/O	双向I/O口同时具有系统唤醒功能 软件设置为上拉/下拉和开路
IOB2/T0CKI	I/O	双向I/O口同时具有系统唤醒功能 软件设置为上拉/下拉和开路 外部计数输入脚
IOB3/RSTB	I	开漏输出/输入具有系统唤醒功能 系统复位输入脚. 底电平复位. 设置为复位输入时上拉
IOB4/OSCO	I/O	双向I/O口同时具有系统唤醒功能 (RCOUT 可选择IRC/ERIC, ERC模式) 软件设置为上拉/开路 晶体振荡器输出脚 (XT, LP 模式) 基于指令周期晶体振荡器输出 (RCOUT 可选择IRC/ERIC, ERC模式)
IOB5/OSCI	I/O	双向I/O口同时具有系统唤醒功能 (IRC 模式) 软件设置为上拉/开路 晶体振荡器输入脚 (XT, LP 模式) 外部实时时钟输入脚(ERIC, ERC模式)
IOB6 ~ IOB7	I/O	双向I/O口同时具有系统唤醒功能 软件设置为上拉/开路
Vdd	—	电源
Vss	—	地

Legend: I=输入, 0=输出, I/O=输入/输出



6.0、存储器结构

QG153 存储器包含程序存储器和数据存储器。

6.1、程序存储器

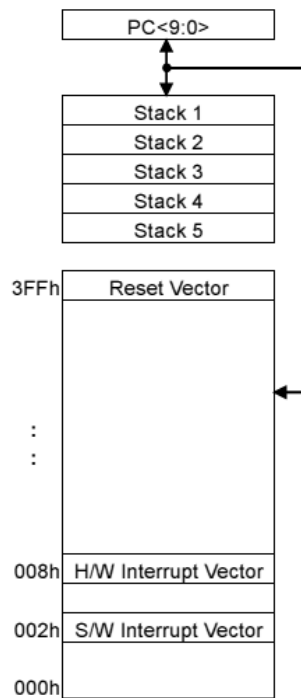
QG153 有一个 10 位 PC 指针能访问 $1K \times 13$ 的存储空间。

QG153 的复位地址为 3FFh。

H/W 中断向量地址 008h.， S/W 中断向量地址 002h。

QG153 的 CALL/GOTO 能指向在同一个程序页面（一个程序页面为 1K）的所有存储空间

程序存储器分布图和堆栈结构：



QG153



6.2、数据存储器

数据存储器包含特殊功能器组和通用寄存器组，所有通用寄存器可以直接寻址或者通过 FSR 寄存器间接寻址。特殊功能寄存器用来控制 CPU 或外围功能模块的工作。

表 1.1: QG153 寄存器列表

Table 1.1: Registers File Map for LT 503

Address	Description
00h	INDF
01h	TMR0
02h	PCL
03h	STATUS
04h	FSR
05h	PORTA
06h	PORTB
07h	General Purpose Register
08h	PCON
09h	WUCON
0Ah	PCHBUF
0Bh	PDCON
0Ch	ODCON
0Dh	PHCON
0Eh	INTEN
0Fh	INTFLAG
10h ~ 3Fh	General Purpose Registers

N/A	OPTION
05h	IOSTA
06h	IOSTB

表 1.2: 通过 OPTION 或 IOST 指令控制的寄存器

地址	说明	B7	B6	B5	B4	B3	B2	B1	B0
N/A (w)	OPTION	*	INTEDG	TOCS	TOSE	PSA	PS2	PS1	PS0
05h (w)	IOSTA	Port A I/O 控制寄存器							
06h (w)	IOSTB	Port B I/O 控制寄存器							



表 1.3: 寄存器列表

地址	说明	B7	B6	B5	B4	B3	B2	B1	B0
00h (r/w)	INDF	通过 FSR 访问数据区(不是一个实际的物理地址)							
01h (r/w)	TMR0	8 位定时/计数器							
02h (r/w)	PCL	低 8 位 PC 指针							
03h (r/w)	STATUS	RST	GP1	GP0	/T0	/PD	Z	DC	C
04h (r/w)	FSR	*	*	间接地址访问指针 (RAM 选择寄存器)					
05h (r/w)	PORTA					IOA3	IOA2	IOA1	IOA0
06h (r/w)	PORTB	IOB7	IOB6	IOB5	IOB4	IOB3	IOB2	IOB1	IOB0
07h (r/w)	SRAM	通用寄存器							
08h (r/w)	PCON	WDTE	EIS	LVDTE	*	*	*	*	*
09h (r/w)	WUCON	WUB7	WUB6	WUB5	WUB4	WUB3	WUB2	WUB1	WUB0
0Ah (r/w)	PCHBUF	—	—	—	—	—	—	2 MSBs Buffer of PC	
0Bh (r/w)	PDCON		/PDB2	/PDB1	/PDB0	/PDA3	/PDA2	/PDA1	/PDA0
0Ch (r/w)	ODCON	ODB7	ODB6	ODB5	ODB4		ODB2	ODB1	ODB0
0Dh (r/w)	PHCON	/PHB7	/PHB6	/PHB5	/PHB4		/PHB2	/PHB1	/PHB0
0Eh (r/w)	INTEN	GIE	*	*	*	*	INTIE	PBIE	TOIE
0Fh (r/w)	INTFLAG	—	—	—	—	—	INTIF	PBIF	TOIF

Legend: - = unimplemented, read as '0', * = unimplemented, read as '1'



7.0、功能介绍

7.1、寄存器操作

7.1.1、 INDF (间接寻址寄存器)

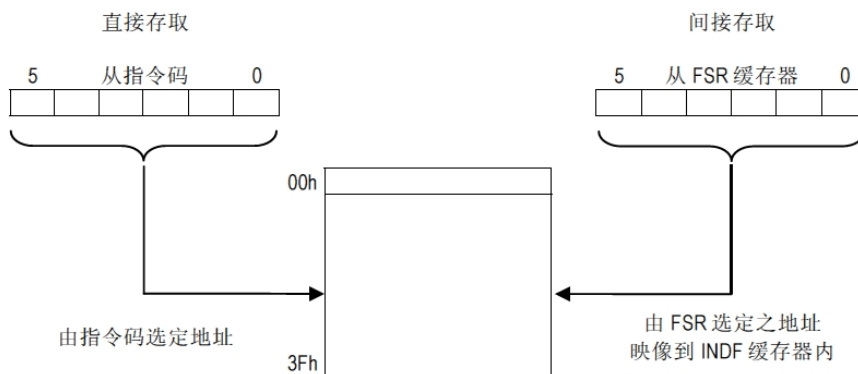
地址	名称	B7	B6	B5	B4	B3	B2	B1	B0
00h (r/w)	INDF	通过 FSR 访问数据区(不是一个实际的物理地址)							

INDF 不是一个实际的物理地址，间接寻址时 INDF 通过 RAM 选择寄存器（FSR）来访问其所指向的地址。间接寻址读操作直接读地址 00h(FSR=" 0")，间接寻址不能对 INDF 直接进行写操作（尽管有些状态会发生改变）。FSR 的 5-0 位可以用来选择 64 个寄存器（地址：00h ~ 3Fh）。

例：间接寻址

- 地址 38 内容为 10h
- 地址 39 内容为 0Ah
- 将 38 写入 FSR 中
- 通过 A 读 INDF 返回 10h
- FSR 加 1 (@FSR=39h)
- 通过 A 读 INDF 返回 0A h

图 2.1: 直接/间接存取





7.1.2、TMRO (定时/计数器 Time lock/Counter register)

地址	名称	B7	B6	B5	B4	B3	B2	B1	B0
01h (r/w)	TMRO	8 位定时/计数器							

TMRO 是一个 8 位定时/计数器寄存器, Timer0 的时钟源可以取值于指令周期或外部实时钟 (TOCKI pin), 使用外部时钟需要设置 OPTION 的 TOCS(TOCS=5)位为 1。

使用 TMRO 的预置器需要设置 OPTION 的 PSA (PSA =3)位为 0 , 这种模式下 TMRO 值的改变, 预置器被清零。

7.1.3、PCL (Low Bytes of Program Counter) & Stack

地址	名称	B7	B6	B5	B4	B3	B2	B1	B0
02h (r/w)	PCL	8 位定时/计数器							

QG153 的 PC 指针和堆栈的位数为 10 位, 堆栈有 5 级, 低位的 PC 指针为 PCL 寄存器, 该寄存器时可读写的, 高位的 PC 指针为 PCH 寄存器, 该寄存器包含 PC<9:8> 位, 该寄存器不能直接读写。PCH 寄存器的改变是通过 PCHBUF 寄存器来实现的。每一条指令执行的时候他的 PC 指针包含下一条指令的操作地址。指令没有改变 PC 内容时候、在每一个指令周期 PC 指针自动加 1。

对于 GOTO 指令有 PC<9:0>, PCL 映射成 PC<7:0>, PCHBUF 不变。

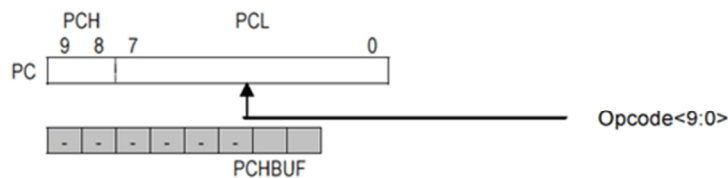
对于 CALL 指令有 PC<9:0>, 下一条指令地址被推进堆栈, PCL 映射成 PC<7:0>, PCHBUF 不变。

对于 RETIA, RETFIE, RETURN 指令有 PC<9:0>, PC 的内容更改为出栈信息, PCL 映射成 PC<7:0>, PCHBUF 不变。对于其他指令, PCLj 就是目标信息, PC<7:0>的内容就是指令地址或。不管怎样, PC<9:8> 来源于 PCHBUF<1:0> 位 (PCHBUF PCH)。

PCHBUF 不会改变, 从而 PCH 不会改变。

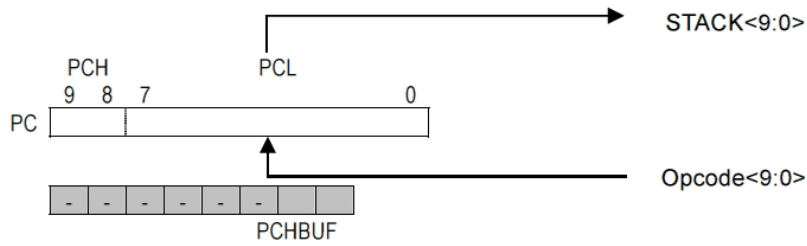
图2. 2: 不同的指令调用PC指针跳转方式

1、GOTO 指令

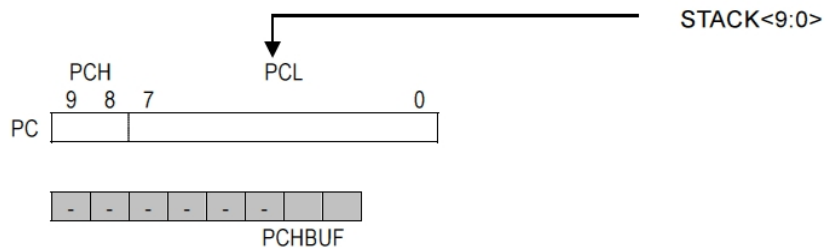




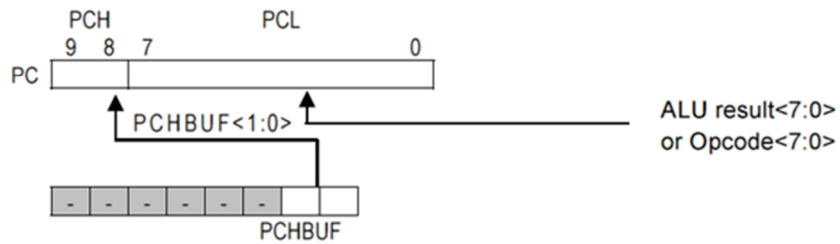
2、CALL 指令



3、RETIA, RETFIE, RETURN 指令



4、以 PCL 为目的的指令



注释1. PCHBUF只有在PCL内容是目标地址才有效，当PCL是运算结果时候，PCHBUF不起作用。



7.1.4、STATUS (状态字寄存器)

地址	名称	B7	B6	B5	B4	B3	B2	B1	B0
03h (r/w)	STATUS	RST	GP1	GP0	T0	PD	Z	DC	C

状态字寄存器包含运算标志，结果标志。

指令执行以后可能会影响 STATUS 寄存器的 Z、DC、C 标志位，则不能直接对这三个标志位进行写操作，这些标志位的设置由 MCU 的逻辑自动完成。同时，T0 和 PD 位也是不能通过指令直接改变写操作。因此，与 STATUS 作为目标寄存器的指令后，结果可能会与预期的不同。例如：运行 CLRR STATUS 将把 STATUS 的高三位置零和 Z 标志位置 1 同时该寄存器的内容如下：

0	0	0	u	u	1	u	u
---	---	---	---	---	---	---	---

u 表示为指令执行前后该位没有发生改变

C : 进位标志

- ADDAR, ADDI A
- = 1, 有进位
- = 0, 无进位
- SUBAR, SUBI A
- = 1, 无借位
- = 0, 有借位

注释：减法是通过将 2 的补第二个操作数的执行。旋转 (RRR, RLR) 指令，该位装载高或低位源寄存器位。

DC : 辅助进位/借位标志. (低四位向高四位进位/借位标志)

- ADDAR, ADDI A
- = 1, 底 4 位有进位
- = 0, 底 4 位无进位
- SUBAR, SUBI A
- = 1, 底 4 位无借位
- = 0, 底 4 位有借位

Z : Zero bit.

- = 1, 算术或逻辑运算结果为“0”时
- = 0, 算术或逻辑运算结果不为“0”时

PD : Power down flag bit.

- = 1, 当系统上电时或执行“CLRWDT”指令后
- = 0, 当执行“SLEEP”指令后

T0 : Time overflow flag bit.

- = 1, 当系统上电时或执行“CLRWDT”或 SLEEP 指令后
- = 0, 看门狗定时器溢出



GP1:GP0 :通用寄存器读/写位

RST : 定义系统复位类型位.

= 1, 唤醒 SLEEP 或 Port B 脚位变化唤醒 SLEEP

= 0, 其他类型唤醒 SLEEP.

7.1.5、FSR (间接寻址指针)

地址	名称	B7	B6	B5	B4	B3	B2	B1	B0
04h (r/w)	FSR	*	*	间接寻址指针					

Bit5:Bit0 : 用来选择访问间接寻址时目标寄存器地址. 具体描述见 7.1.1。

Bit7:Bit6 : 没有使用。

7.1.6、PORTA, PORTB (Port 寄存器)

地址	名称	B7	B6	B5	B4	B3	B2	B1	B0
05h (r/w)	PORTA					I0A3	I0A2	I0A1	I0A0
06h (r/w)	PORTB	I0B7	I0B6	I0B5	I0B4	I0B3	I0B2	I0B1	I0B0

读端口(PORTA, PORTB 寄存器)的状态依赖于该端口是输入/输出模式, 写端口是向锁存器写数据。

PORTA 是一个 4 位端口数据寄存器, 只有低 4 位被使用 (PORTA<3:0>). Bits 7-4 通常作为读/写位。

PORTB 是一个 8 位端口数据寄存器. I0B3 只能作为输入。

7.1.7、PCON (电源控制寄存器)

地址Bank0	名称	B7	B6	B5	B4	B3	B2	B1	B0
08h (r/w)	PCON	WDTE	EIS	LVDTE	*	*	*	*	*

Bit4:Bit0 : Not used. 置 “1”。

LVDTE : LVDT (低电压检测) 使能位。

= 0, 关闭 LVDT。

= 1, 使能 LVDT。

EIS : 定义管脚 B0/INT 功能位

= 0, I0B0 (双向 I/O 口) is selected. 屏蔽了 INT 功能。

= 1, INT (外部中断输入脚), 在这种模式下, PORTB 的 I0B0 必须置 “1”. I0B0 作为 I/O 口输入功能通过硬件屏蔽了, 读取 INT 管脚

信息的与读 PORTB. 方式相同。



WDTE : WDT (watch-dog timer) 使能看门狗定时器
 = 0, 关闭 WDT。
 = 1, 使能 WDT。

7.1.8、WUCON (Port B 输入改变/唤醒控制寄存器)

地址	名称	B7	B6	B5	B4	B3	B2	B1	B0
09h (r/w)	WUCON	WUB7	WUB6	WUB5	WUB4	WUB3	WUB2	WUB1	WUB0

WUB0 := 0, 禁止 IIOB0 输入改变/唤醒功能
 =1, 使能 IOB0 输入改变/唤醒功能

WUB1 := 0, 禁止 IIOB1 输入改变/唤醒功能
 =1, 使能 IOB1 输入改变/唤醒功能

WUB2 := 0, 禁止 IIOB2 输入改变/唤醒功能
 =1, 使能 IOB2 输入改变/唤醒功能

WUB3 := 0, 禁止 IIOB3 输入改变/唤醒功能
 =1, 使能 IOB3 输入改变/唤醒功能

WUB4 := 0, 禁止 IIOB4 输入改变/唤醒功能
 =1, 使能 IOB4 输入改变/唤醒功能

WUB5 := 0, 禁止 IIOB5 输入改变/唤醒功能
 =1, 使能 IOB5 输入改变/唤醒功能

WUB6 := 0, 禁止 IIOB6 输入改变/唤醒功能
 =1, 使能 IOB6 输入改变/唤醒功能

WUB7 := 0, 禁止 IIOB7 输入改变/唤醒功能
 =1, 使能 IOB7 输入改变/唤醒功能



7.1.9、PCHBUF (PC 指针高位缓冲区)

地址	名称	B7	B6	B5	B4	B3	B2	B1	B0
0Ah (r/w)	PCHBUF							电脑 2MSBs 缓冲	

Bit1:Bit0 : 见 7.1.3

Bit7:Bit2 : 没有使用, 置 0

7.1.10、PDCON (I/O 下拉控制寄存器)

地址	名称	B7	B6	B5	B4	B3	B2	B1	B0
0Bh (r/w)	PDCON		/PDB2	/PDB1	/PDB0	/PDA3	/PDA2	/PDA1	/PDA0

/PDA0 : = 0, 使能 IOA0 内部下拉
= 1, 禁止 IOA0 内部下拉

/PDA1 : = 0, 使能 IOA1 内部下拉
= 1, 禁止 IOA1 内部下拉

/PDA2 : = 0, 使能 IOA2 内部下拉
= 1, 禁止 IOA2 内部下拉

/PDA3 : = 0, 使能 IOA3 内部下拉
= 1, 禁止 IOA3 内部下拉

/PDB0: = 0, 使能 IOB 0 内部下拉
=1, 禁止 IOB0 内部下拉

/PDB1: = 0, 使能 IOB1 内部下拉
=1, 禁止 IOB1 内部下拉

/PDB2: = 0, 使能 IOB2 内部下拉
=1, 禁止 IOB2 内部下拉

Bit7 : 一般的读/写位



7.1.11、ODCON (I/O 开路控制寄存器)

地址	名称	B7	B6	B5	B4	B3	B2	B1	B0
0Ch (r/w)	ODCON	ODB7	ODB6	ODB5	ODB4		ODB2	ODB1	ODB0

ODB0 : = 0, 禁止 IOB0 内部开路
=1, 使能 IOB0 内部开路

ODB1 : = 0, 禁止 IOB1 内部开路
=1, 使能 IOB1 内部开路

ODB2 : = 0, 禁止 IOB2 内部开路
=1, 使能 IOB2 内部开路

Bit 3 : 一般的读/写位

ODB4 : = 0, 禁止 IOB4 内部开路
=1, 使能 IOB4 内部开路

ODB5 : = 0, 禁止 IOB5 内部开路
=1, 使能 IOB5 内部开路

ODB6 : = 0, 禁止 IOB6 内部开路
=1, 使能 IOB6 内部开路

ODB7 : = 0, 禁止 IOB7 内部开路
=1, 使能 IOB7 内部开路



7.1.12、PHCON (I/O 上拉控制寄存器)

地址	名称	B7	B6	B5	B4	B3	B2	B1	B0
0Dh (r/w)	PHCON	PHB7	PHB6	PHB5	PHB4		PHB2	PHB1	PHB0

/PHB0 : = 0, 使能 IOB0 内部上拉.
= 1, 禁止 IOB0 内部上拉

/PHB1 : = 0, 使能 IOB1 内部上拉.
=1, 禁止 IOB1 内部上拉

/PHB2 : = 0, 使能 IOB2 内部上拉
= 1, 禁止 IOB2 内部上拉

Bit 3 : 一般的读/写位

/PHB4 : = 0, 使能 IOB4 内部上拉.
= 1, 禁止 IOB4 内部上拉

/PHB5 : = 0, 使能 IOB5 内部上拉
= 1, 禁止 IOB5 内部上拉

/PHB6 : = 0, 使能 IOB6 内部上拉
= 1, 禁止 IOB6 内部上拉

/PHB7 : = 0, 使能 IOB7 内部上拉
= 1, 禁止 IOB7 内部上拉

7.1.13、INTEN (中断屏蔽寄存器)

地址	名称	B7	B6	B5	B4	B3	B2	B1	B0
0Eh (r/w)	INTEN	GIE	*	*	*	*	INTIE	PBIE	TOIE

TOIE : Timer0 溢出中断屏蔽位。
= 0, 禁止 Timer0 溢出中断
= 1, 使能 Timer0 溢出中断

PBIE : Port B 输入改变中断屏蔽位
= 0, 禁止 Port B 输入改变中
= 1, 使能 Port B 输入改变中



INTIE : 外部中断屏蔽位
 = 0, 禁止外部中断.
 = 1, 使能外部中断

Bit6:BIT3 : 没有使用。置“1”

GIE : 中断允许总控位
 = 0, 禁止所有中断. 对于睡眠唤醒模式的中断事件, MCU 将执行 SLEEP 后的指令。
 = 1, 使能所有没有屏蔽的中断. 对于睡眠唤醒模式的中断事件, MCU 将跳转到中断地址 (008h)。

注释 : 在中断事件发生时, GIEB 被硬件清零并禁止一切中断, 所以 GIE 以及与该中断相关的中断屏蔽位需要重开启。RETFIE 为退出中断程序并重新设置 GIE =1 允许中断。

7.1.14、INTFLAG (中断标志寄存器)

地址	名称	B7	B6	B5	B4	B3	B2	B1	B0
0Fh (r/w)	INTFLAG	-	-	-	-	-	INTIF	PBIF	TOIF

TOIF : 溢出中断标志, 发生 Timer0 溢出中断置 1, 软件设置清零

PBIF : Port B 输入改变中断标志 interrupt flag. Port B 输入改变时置 1, 软件设置清零

INTIF : 外部中断标志. 当管脚 INT 上升沿/下降沿 (是上升沿/下降沿由 INTEDG 位 (OPTION<6>)决定) 时置 1, 软件设置清零

Bit7:BIT3 : 没有使用, 置 0



7.1.15、ACC (Accumulator)累加器

地址	名称	B7	B6	B5	B4	B3	B2	B1	B0
N/A (r/w)	ACC	累加器							

累加器是一个内部数据转化、指令操作和存放操作结果的存储单元，不能被访问。

7.1.16、OPTION Register (选项寄存器)

地址	名称	B7	B6	B5	B4	B3	B2	B1	B0
N/A (w)	OPTION	*	INTEDG	TOCS	TOSE	PSA	PS2	PS1	PS0

通过 OPTION 指令访问。

在执行 OPTION 指令时候, 该数据单元由 ACC (累加器) 转化为选项寄存器 (OPTION Register)。

选项寄存器是一个 7 位只写寄存器, 它的一些控制位主要用来配置与 Timer0/WDT 分频器, Timer0, 外部中断选项相关信息。

除 INTEDG 位以外其他位是只写并可以置 1

PS2: PS0 : 分频率选择控制位

PS2: PS0	Timer0 Rate	WDT Rate
0 0 0	1 : 2	1 : 1
0 0 1	1 : 4	1 : 2
0 1 0	1 : 8	1 : 4
0 1 1	1 : 16	1 : 8
1 0 0	1 : 32	1 : 16
1 0 1	1 : 64	1 : 32
1 1 0	1 : 128	1 : 64
1 1 1	1 : 256	1 : 128

PSA : 分频器选择位.

= 1, WDT (看门狗定时器)

= 0, TMRO (Timer0)

TOSE : TMRO 触发方式控制位

= 1, TOCKI 脚下降沿触发计数

= 0, TOCKI 脚上升沿触发计数



TOCS : TMRO 时钟源选择控制位

- = 1, 外部 T0CKI 脚. 当 IOST IOB2 = “0” .时, IOB2/T0CKI 脚设置为输入
- = 0, internal instruction clock cycle

INTEDG : 中断触发方式控制位.

- = 1, 中断触发方式为 INT 脚上升沿出发
- = 0, 中断触发方式为 INT 脚下降沿出发

Bit7 : 没有使用

7.1.17、IOSTA & IOSTB (I/O 口控制寄存器)

地址	名称	B7	B6	B5	B4	B3	B2	B1	B0
N/A (w)	IOSTA					IOSTA3	IOSTA2	IOSTA1	IOSTA0
N/A (w)	IOSTB	IOSTB7	IOSTB6	IOSTB5	IOSTB4	IOSTB3	IOSTB2	IOSTB1	IOSTB0

通过 IOST 指令访问

通过指令 OST R (05h~06h)把累加器 A 的内容加载到 I/O 控制寄存器，按位将 IOSTA，IOSTB 设为 1 表示该脚为输入（高阻抗）、设为“0”时表示该脚为输出。

IOST 寄存器只写，系统复位以后设置为输入（高阻抗）。



7.2、I/O Ports

Port A 和 port B 为双向三态 I/O 口. Port A 为 4 脚 I/O 口. Port B 为 8 脚 I/O 口. 注意 IOB3 只能作为输入口. 除了 IOB3 只作为输入和 IOB2 需要通过选项寄存器 (Option) 的 TOCS ((OPTION<5>)) 位控制, 所有的 I/O 的输入/输出方式. 有 I/O 控制寄存器 (IOSTA, IOSTB) 设置.

IOB<7: 4> 和 IOB<2: 0> 有相应的上拉控制位 (PHCON 寄存器) 来设置使能内部上拉, 如果设置为输出模式, 内部上拉功能会自动关闭.

IOA<3: 0> 和 IOB<2: 0> 有相应的下拉控制位 (PDCON 寄存器) 来设置使能内部下拉, 如果设置为输出模式, 内部下拉功能会自动关闭.

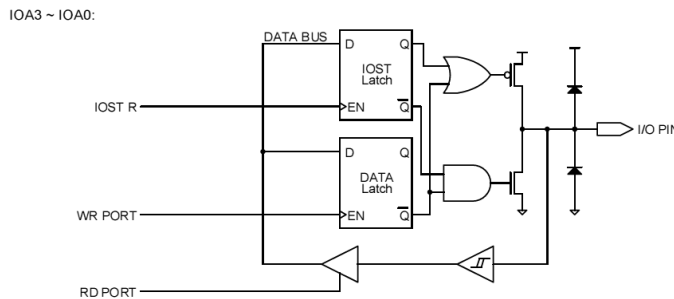
IOB<7: 4> 和 IOB<2: 0> 有相应的开路控制位 (ODCON 寄存器) 来设置使能开路来设置输出为开路输出.

IOB<7: 0> 有输入改变中断/唤醒功能. 它的每个管脚是否具有该功能通过取决于 WUCON 寄存器的相应位.

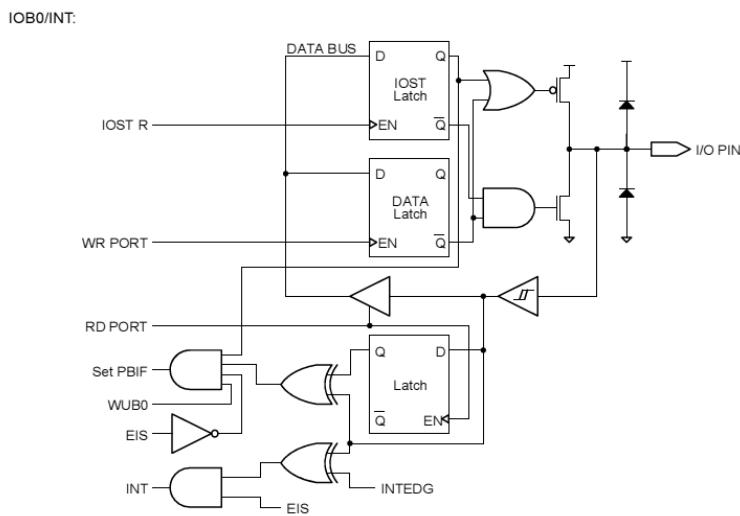
当 EIS (PCON<6>)=1 时, IOB0 作为外部中断输入脚, 在该模式下 IOB0 输入改变中断/唤醒功能 i 被硬件屏蔽, 即使软件已经设置为中断/唤醒功能可用也不可启用该功能.

配置能交替设置 I/O 口的不同功能, 功能交替设置完以后, 读的 I/O 的值为 0.

图 2.3: I/O 脚的结构图



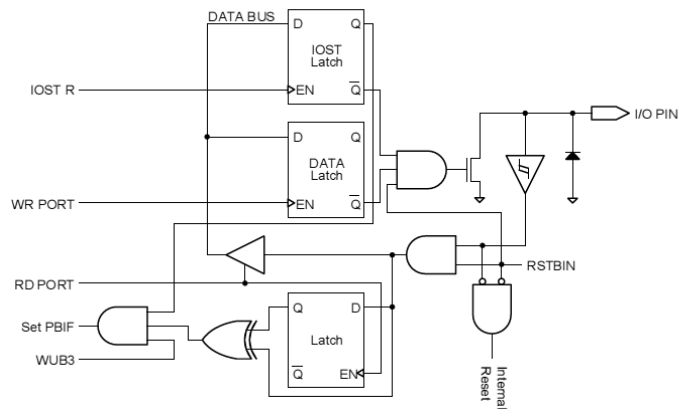
下拉在图中未显示



上拉/下拉和漏极开漏在图中未显示

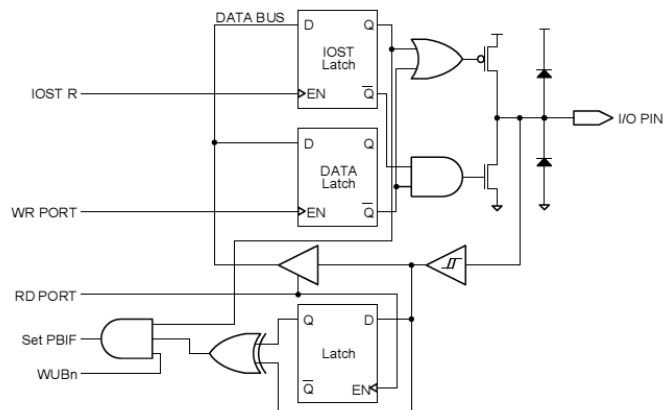


IOB3:



电压在这个引脚禁止超过 VDD

IOB7 ~ IOB4, IOB2 ~ IOB1:



上拉/下拉和漏极开漏在图中未显示



7.3、Timer0/WDT & Prescaler 2.3.1 Timer0

7.3.1、Timer0

Timer0 为 8 位定时/计数器，Timer0 的时钟源可以是内部或外部时钟源(TOCLK pin)。

7.3.1.1、使用内部时钟: 定时模式

TOCS(OPTION<5>)=0 为定时模式，定时模式在没有预置器的情况下，定时寄存器每个指令周期自动加 1，设置 TMRO 以后，定时器将在两个时钟周期以后开始自增。

7.3.1.2、使用外部时钟: 计数模式

TOCS(OPTION<5>)=1 为计数模式，是选择通过 TOCK 管脚的上升或下降沿触发 Timer0 寄存器的增加由 TOSE 位 (OPTION<4>)决定，外在时钟要求与内部时钟(Tosc)同步。同步以后，Timer0 实际增加有一个延迟。

在没有预置器的情况下，外部时钟输入同样也可以作为预置器输出；TOCKI 与内部时钟同步时能方便处理在 T2 和 T4 周期上的预分频。因此 TOCKI 为高或低电平必须要保持两个以上时钟周期才有效。

有预置分频时器，外部时钟输入被异步分频器平分，这种常用来计算波形。因此：因此 TOCKI 的一个波形周期至少 $4T_{osc}$ 才能被预置器平分。

7.3.2、看门狗定时器 (WDT)

看门狗定时器 (WDT) 的运行依赖于芯片里的 RC 振荡器，无需任何额外电路即能工作。不管时钟 OSCI 和 OSCO 管脚是否关闭，它都能运行，如在睡眠模式。在一般操作或睡眠模式情况下，看门狗定时器的溢出都会导致 MCU 复位同时 T0 (STATUS<4>)位被清零。

如 WDTE 位(PCON<7>)清零。看门狗定时器不能工作。

在没有预置器时看门狗的溢出为 18 ms, 4.5ms, 288ms, 72ms 这个时间可以通过 SUT<1:0> 设置。

需要看门狗的 t 溢出周期变长可以通过设置 OPTION 寄存器的看门狗定时器分频大于 1:128., 因此最长的看门狗的 t 溢出周期为 36.8 秒。

CLRWDT 指令能使 WDT 和预置器清零, 启用看门狗可以防止超时, 如果超时 MCU 能复位。

SLEEP 指令重置 WDT 和预置器, 启用看门狗就给机器分派了一个最大睡眠时间。

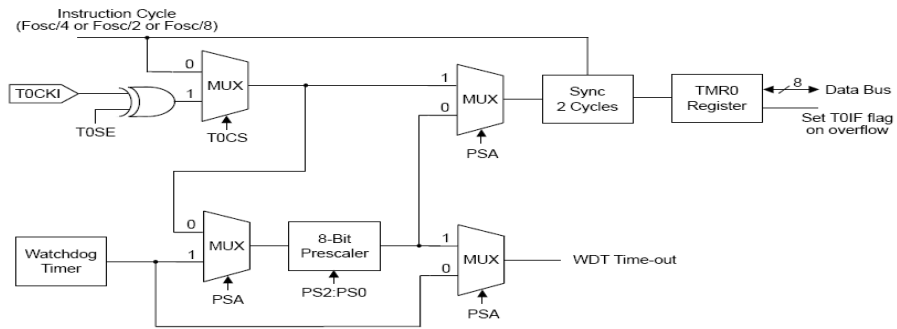
7.3.3、Prescaler (预置器)

有一个 8 位的向下计数器作为 Timer0 和看门狗定时器(WDT)的预置器。注意该预置器只能分配给 Timer0 或 WDT 使用, 不能两者同时使用。PSA 位(OPTION<3>) 决定预置器是指派给 Timer0 还是 WDT. PS<2:0> 位(OPTION<2:0>) 配置分频。当作为 Timer0 的预置器的时候, TMRO 会被预置器清零。当作为 WDT 的预置器的时候, CLRWD 指令会清除预置器内容。预置器不能读写。机器复位, 预置器各位全为 1。

为了避免机器非正常复位, 当 Timer0 或 WDT 的预置器发生改变的时候, 需要执行 CLRWDT 或 CLRR TMRO 指令, 反之亦然。



图 2.4: Block Diagram of The Timer0/WDT Prescaler





7.4、中断方式

QG153 系统具备有三种中断方式:

1. INT 管脚的外部中断
2. TMR0 溢出中断
3. Port B 输入改变中断 (IOB7:IOB0 脚)

INTFLAG 为中断标志寄存器, 决定该寄存器机器所发生的中断状态。

中断允许总控位 GIE (INTEN<7>), 能使所有中断被开放 (GIE=1) 或屏蔽所有中断(GIE=0), 每中断能否启用决定 INTEN 寄存器同时保证 GIE=1。

中断发生时 GIE 位 (在中断发生前 GIE 位和该中断相关的中断屏蔽位置 1) 被硬件清零从而禁止进一步中断 (QG153 不区分中断优先级), 同时下条指令跳到 008h 后开始执行。中断标志位在中断允许总控位 GIE 重新置 1 的时候需要被软件清零以防止重复中断。一个中断标志位 (PBIF 除外的) 会被它的中断事件置 1, 而不管与它相关的中断屏蔽位是否启用。通过 INTFLAG 和 INTEN 的相应中位来判断是否发生中断以及中断类型。当通过 INT 指令发生软中断时, 下条指令跳到 002 后开始执行。

7.4.1、外部中断

外部中断 INT 管脚上升沿还是下降沿触发由 INTEDG 位 (OPTION<6>)决定, 当一个有效的跳变发生时标志位 INTIF 置 1, 如 INTIE 位(INTEN<2>)清零, 该中断被屏蔽。

在睡眠之前 INTIE 位已被置 1, INT 管脚可以作为系统睡眠条件。在睡眠之前 GIE 位已被置 1 机器唤醒以后会执行中断服务程序, 否则会运行睡眠以后的下一条指令。

7.4.2、Timer0 中断

TMR0 发生溢出 (FFh 00h)时 TOIF 标志位置 1 (INTFLAG<0>). TOIE 位(INTEN<0>)清零, 该中断被屏蔽。

7.4.3、Port B 输入改变中断

输入改变中断触发时 IOB<7:0> PBIF 标志位置 1 (INTFLAG<1>). PBIE 位(INTEN<1>)清零, 该中断被屏蔽。

在输入改变中断发生之前, 必须读取 port B 信息 与 PortB 的管脚相对应的 WUBn 位 (WUCON<7:0>) i 清零或设置为输出或 IOB0 脚设置为外部中断输入脚 INT 都拥有该功能。PBIE 在睡眠之前置 1, port B 输入脚改变中断也可以作为睡眠唤醒条件。在睡眠之前 GIE 位已被置 1 机器唤醒以后会执行中断服务程序, 否则会运行睡眠以后的下一条指令。



7.5、省电模式 (SLEEP)

执行 SLEEP 指令以后机器进入省电模式。

执行 SLEEP 指令， /PD 位清零 (STATUS<3>)， /TO 位置 1，看门狗清零同时保持运行状态，晶体停振。I/O 维持原状

7.5.1、睡眠唤醒

在睡眠状态下，单片机能通过以下方式唤醒：

1. RSTB 管脚复位
2. 看门狗复位 (机器设置了看门狗).
3. RBO/INT 管脚中断,或 PORTB 输入改变中断.

外部的 RSTB 管脚和看门狗通过设置 PD 和 TO 位都能使机器复位. PD 和 TO 位，PD 位置 1 用于上电复位，清零用于 SLEEP 复位，

TO 位清零用于看门狗溢出复位。.

机器通过中断唤醒，该中断屏蔽位置 1，中断唤醒不管 GIE 是否置 1。当 GIE 位被清零，机器唤醒以后执行 SLEEP 指令以后的指令；当 GIE 位被置 1，机器唤醒以后跳转到中断复位地址 (008h)。在高频或低频模式机器复位延迟时间为 18/4.5/288/72ms (该延迟时间由 SUT<1:0>设置) 加上 16 个振荡周期。

在 IRC/ERIC or ERC 模式，机器复位延迟时间为 140us。



7.6、复位

QG153 单片机能通过以下方式复位：

1. 上电复位(POR)
2. 掉电复位(Brown-out Reset BOR)
3. RSTB 管脚复位
4. 看门狗 WDT 溢出复位

一些寄存器在一些复位条件下没有影响，在上电和其他一些复位情况下它们的状态是未知的。大多数寄存器会回到复位状态在上电复位，RSTB 管脚复位，看门狗 WDT 溢出复位。

对 Vdd 上升信号检测告之芯片是否加上上电复位脉冲信号。要使用这个特点，用户需要把 RSTB 管脚连接到 Vdd。掉电复位作为一种典型应用主要用在 AC 或重载交换的应用上。

芯片上的低电压检测模块到电压低于一个固定的电压也会对使芯片复位，这样能保证芯片只能在正常电压范围内工作。

RSTB 或 WDT 睡眠唤醒也导致芯片复位，其复位操作的不会在睡眠之前。

根据不同的复原状态设置对 T0 和 PD 位 (STATUS<4 : 3>)置 1 或清零。

7.6.1、上电复位计数器(Power-up Reset Timer PWRT)

上电复位计数器提供一个 18/4.5/288/72ms 延迟时间 (该延迟时间由 SUT<1:0>设置) (或 140us, 基于不同的振荡源和复位条件) 在 Power-on Reset (POR), Brown-out Reset (BOR), RSTB Reset 或 看门狗溢出复位。只要 PWRT 在运行，设备就一直保持的复位状态 Vdd、温度和其他变化而会影响 PWRT 控制的设备延迟时间。

表2.1: PWRT Period

Oscillator Mode	Power-on Reset Brown-out Reset	RSTB Reset WDT time-out Reset
ERC & IRC/ERIC	18/4.5/288/72 ms	140 us
HF & LF	18/4.5/288/72 ms	18/4.5/288/72ms

7.6.2、振荡启动计数器(Oscillator Start-up Timer OST)

在 HF 或 LF 振荡模式下在 PWRT 延迟 (18/4.5/288/72ms) 之后振荡启动计数器会再提供一个 16 个 clock 的延迟。这种延迟晶体谐振器能提供稳定的振荡源，这段时间内只要 OST 在工作，设备就一直保持的复位状态。

在 OSCI 信号的振幅到达振荡器输入最大振幅之后，该计数器只开始增加。



7.6.3、复位顺序

QG153 复位时序如下:

1. 复位锁存器置 1 ， PWRT & OST 清零。
2. 当内部的 POR, BOR, RSTB 复位或 WDT 溢出复位脉冲加载完成后, PWRT 开始计数。
3. PWRT 溢出以后, OST 开始计数延迟。
4. OST 延迟完成以后, 复位锁存器清零最后芯片得到一个复位信号。

在高频或低频振荡模式机器复位延迟时间为 18/4.5/288/72ms 加上 16 个振荡周期, 在 IRC/ERIC , ERC 振荡模式单片机会在 Power-on Reset (POR), Brown-out Reset (BOR), 或 RSTB 复位以后在延迟 140us , 看门狗溢出复位后再延迟 18/4.5/288/72ms 的时间。

图 2.5: 复位电路结构图

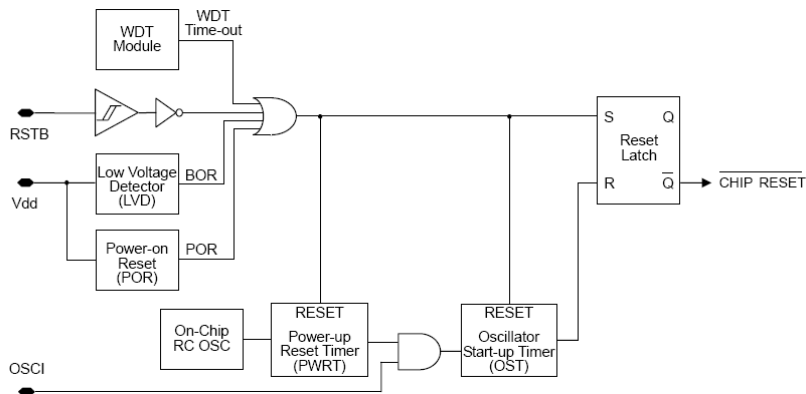


表 2.2: 复位以后各个寄存器状态列表

寄存器	地址	上电复位 掉电复位	RSTB 复位 WDT 复位
ACC	N/A	xxxx xxxx	uuuu uuuu
OPTION	N/A	-011 1111	-011 1111
IOSTA	N/A	---- 1111	---- 1111
IOSTB	N/A	1111 1111	1111 1111
INDF	00h	xxxx xxxx	uuuu uuuu
TMRO	01h	xxxx xxxx	uuuu uuuu
PCL	02h	1111 1111	1111 1111
STATUS	03h	0001 1xxx	000# #uuu
FSR	04h	11xx xxxx	11uu uuuu
PORTA	05h	xxxx xxxx	uuuu uuuu
PORTB	06h	xxxx xxxx	uuuu uuuu
General Purpose Register	07h	xxxx xxxx	uuuu uuuu



寄存器	地址	上电复位 掉电复位	RSTB 复位 WDT 复位
PCON	08h	101- ----	101- ----
WUCON	09h	0000 0000	0000 0000
PCHBUF	0Ah	---- --00	---- --00
PDCON	0Bh	1111 1111	1111 1111
ODCON	0Ch	0000 0000	0000 0000
PHCON	0Dh	1111 1111	1111 1111
INTEN	0Eh	0--- -000	0--- -000
INTFLAG	0Fh	---- -000	---- -000
General Purpose Registers	10 ~ 3Fh	xxxx xxxx	uuuu uuuu

Legend: u = 不变, x = 未知, - = 不起作用, # = 参见下表的值

表 2.3: RST/ T0 / PD 复位和唤醒后的状态

RST	/T0	/PD	复位方式
0	1	1	Power-on Reset
0	1	1	Brown-out reset
0	u	u	RSTB Reset during normal operation
0	1	0	RSTB Reset during SLEEP
0	0	1	WDT Reset during normal operation
0	0	0	WDT Wake-up during SLEEP
1	1	0	Wake-up on pin change during SLEEP

Legend: u =不变

表:2.4: /T0 /PD 状态位影响事件

事件	/T0	/PD
Power-on	1	1
WDT Time-Out	0	u
SLEEP instruction	1	0
CLRWDT instruction	1	1

Legend: u =不变



7.7、十六进制转化为十进制 (Hexadecimal Convert to Decimal HCD)

QG153 具有十进制格式化功能. 当一个寄存器里面的内容需要十进制转化的时候, 在执行操作 ALU 以后必须把结果进行相应的进制转化。一个数据在处理过程中进行了转化成了十进制, 那么所有对这个数进行的操作 (包含存放该数据的 RAM 单元, accumulator (ACC), 立即数, 以及所要查表信息) 都的进行十进制转化, 这样的运算结果才正确。

DAA 指令能在加法运算完成以后将 ACC 里的数据从十六进制转化为十进制重存给 ACC 转换操作在例子 2.2 中被说明。

例 2.2: DAA 转化

Address	Code
NA	#include <8PB53B.ASH>
n	...
n+1	MOVIA 0x90 ;Set immediate data = decimal format number "90" (ACC ← 90h)
n+2	MOVAR 0x30 ;Load immediate data "90" to data memory address 30H
n+3	MOVIA 0x10 ;Set immediate data = decimal format number "10" (ACC ← 10h)
n+4	ADDAR 0x30,A ;Contents of the data memory address 30H and ACC are binary-added ;the result loads to the ACC (ACC ← A0h, C ← 0)
n+5	DAA ;Convert the content of ACC to decimal format, and restored to ACC ;The result in the ACC is "00" and the carry bit C is "1". This represents the ;decimal number "100"
n+6	...

DAS 指令能在减法运算完成以后将 ACC 里的数据从十六进制转化为十进制重存给 ACC 转换操作在例子 2.3 中被说明

例 2.3: DAS 转化

Address	Code
NA	#include <8PB53B.ASH>
n	...
n+1	MOVIA 0x10 ;Set immediate data = decimal format number "10" (ACC ← 10h)
n+2	MOVAR 0x30 ;Load immediate data "90" to data memory address 30H
n+3	MOVIA 0x20 ;Set immediate data = decimal format number "20" (ACC ← 20h)
n+4	SUBAR 0x30,A ;Contents of the data memory address 30H and ACC are binary-subtracted ;the result loads to the ACC (ACC ← F0h, C ← 0)
n+5	DAS ;Convert the content of ACC to decimal format, and restored to ACC ;The result in the ACC is "90" and the carry bit C is "0". This represents the ;decimal number "-10"
n+6	...



7.8、振荡器配置 (Oscillator Configurations)

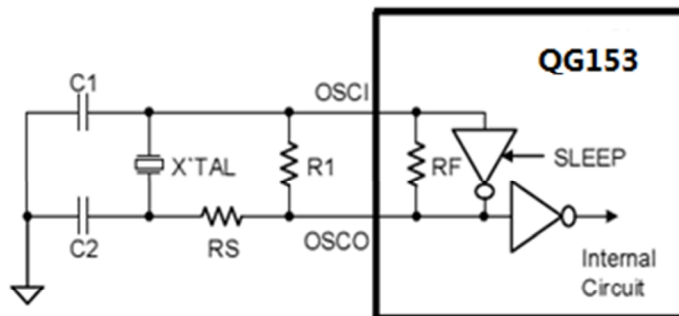
QG153 有六种不同的振荡模式，用户可通过编程 Fosc 配置位来选择相应的振荡方式：

- LF: 低频晶体器
- HF: 高频晶体/谐振器
- IRC: 内部电阻内部电容振荡器
- ERIC: 外部电阻内部电容振荡器
- ERC: 外部 RC 振荡器
- XT: 晶体/陶瓷振荡器

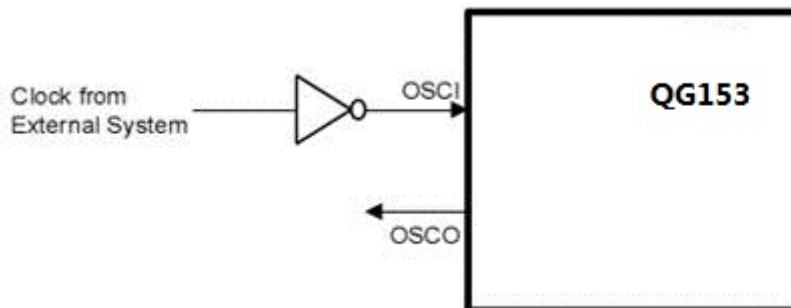
In LF, XT 或 HF 模式下，一台水晶或陶瓷谐振器连接到 OSC1 和 OSC0 管脚建立振荡源。当在 In LF, XT 或 HF 模式下，单片机通过 OSC1 脚接入外部时钟源。使用 ERC 振荡模式为成本节省主要使用在定时无须精确场合下的应用，RC 振荡器频率取决于电阻和电容 (Cext)，操作温度以及其他过程参数。

使用 IRC/ERIC 振荡模式为成本节省主要使用在定时无须精确场合下的应用，单片机具有 4 种不同的振荡频率，8MHz, 4MHz, 1MHz, and 455KHz，通过 (RCM<1:0>) 来选择一种。或则用户改变外部电阻来实现。ERIC 振荡器频率取决于电阻和电容 (Cext)，操作温度以及其他过程参数。

图解 2.6: HF, XT or LF 振荡器模式(晶振操作或陶瓷共鸣器)

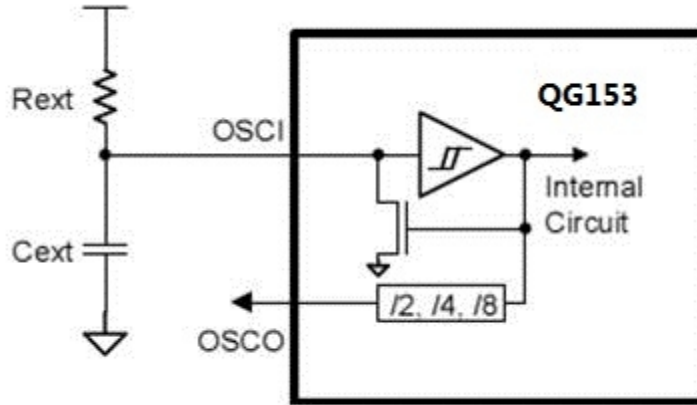


图解2.7: HF, XT or LF 振荡器模式 (外部时钟输入操作)

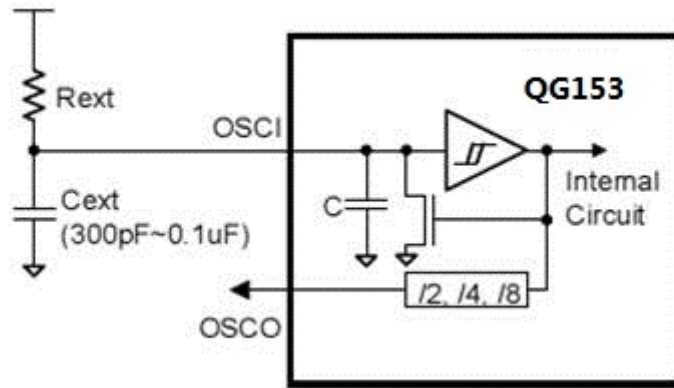




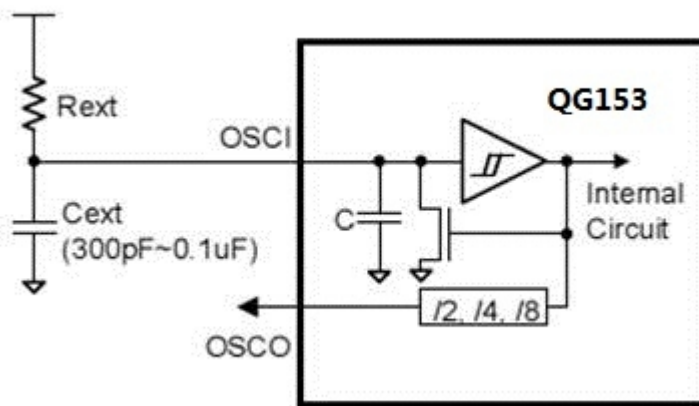
图解 2.8: ERC 振荡器模式 (外部的 RC 振荡器)



图解 2.9: ERIC 振荡器模式 (外部 R, 内部 C 振荡器)



图解 2.10: IRC 振荡器模式 (内部 R, 内部 C 振荡器)





7.9、配置选项

表 2.4: 配置选项 0

位	名称	说明
2, 1, 0	Fosc<2:0>	振荡源选择位 = 1, 1, 1→ mode (外部的 RC 振荡器) (默认) IOB4/OSCO 管脚为取 OSCOUT 功能 = 1, 1, 0→ HF mode = 1, 0, 1→ XT mode = 1, 0, 0→ LF mode = 0, 1, 1→ IRC mode (internal R & C) IOB4/OSCO 管脚为取 OSCOUT 功能 = 0, 1, 0→ ERIC mode (external R & internal C) IOB4/OSCO 管脚为取 OSCOUT 功能
5, 4, 3	LVDT<2:0>	低电压检测选择位 = 1, 1, 1→禁止低电压检测(默认) = 1, 0, 1→enable, LVDT vol tage = 2.0V = 1, 0, 0→enable, LVDT vol tage = 3.6V = 0, 1, 1→enable, LVDT vol tage = 1.8V = 0, 1, 0→enable, LVDT vol tage = 2.2V = 0, 0, 1→enable, LVDT vol tage = 2.4V = 0, 0, 0→enable, LVDT vol tage = 2.6V
7, 6	RCM<1:0>	IRC 选择位 = 1, 1→4MHz (默认) = 1, 0→8MHz = 0, 1→1MHz = 0, 0→455KHz
10, 9, 8	SUT<2:0>	PWRT & WDT 计数周期选择位 (其值必须是分频率的倍数) = 1, 1, 1→PWRT = WDT prescaler rate = 18ms (default) = 1, 1, 0→PWRT = WDT prescaler rate = 4.5ms = 1, 0, 1→PWRT = WDT prescaler rate = 288ms = 1, 0, 0→PWRT = WDT prescaler rate = 72ms = 0, 1, 1→PWRT = 140us, WDT prescaler rate = 18ms = 0, 1, 0→PWRT = 140us, WDT prescaler rate = 4.5ms = 0, 0, 1→PWRT = 140us, WDT prescaler rate = 288ms = 0, 0, 0→PWRT = 140us, WDT prescaler rate = 72ms
11	OSCOUT	IRC/ERIC/ERC 模式下 IOB4/OSCO 功能选择位置 = 1, OSCO (默认) = 0, IOB4
12	RSTBIN	IOB3/RSTB 选择位置 = 1, IOB3 (默认) = 0, RSTB



表 2.5: 配置选项 1

位	名称	说明
0	WDTEN	看门狗使能位 = 1, 使能 WDT (默认) = 0, 禁止 WDT
1	PROTECT	代码保护选择位 = 1, 1→代码不加密 EPROM code protection off (默认) = 0, 0→代码加密 EPROM code protection on
3, 2	OSCD<1:0>	指令运行周期选择位 = 1, 1→4 个振荡周期 (默认) = 1, 0→2 个振荡周期 = 0, 1→1 个振荡周期 = 0, 0→8 个振荡周期
4	PMOD	省电模式控制位 = 1, 非省电模式 (默认) = 0, 省电模式
5	RDPORT	I/O 作为输出时, 读端口方式控制位 = 1, 从寄存器读 (默认) = 0, 从管脚读
6	SCHMITT	I/O 输入缓冲控制位 = 1, 通过 Schmitt 触发器(默认) = 0, 不通过 Schmitt 触发器
12 ~ 7	—	没有使用



表 2.6: 配置选项 2

位	名称	说明
4 ~ 0	CAL<3:0	IRC 方式选择位
12 ~ 5	—	没有使用

表 2.7: Selection of IOB5/OSCI and IOB4/OSCO Pins

振荡方式	IOB5/OSCI	IOB4/OSCO
IRC/ERIC	IOB5 (OSCIN=0)	IOB4/OSCO selected by OSCOUT bit
	OSCI (OSCIN=1)	IOB4/OSCO selected by OSCOUT bit
ERC	OSCI	IOB4/OSCO selected by OSCOUT bit
HF	OSCI	OSCO
LF	OSCI	OSCO



8.0、指令集合

操作语法	说明	操作内容	指令周期	影响标志位
BCR R, bit	Clear bit in R	0→R	1	—
BSR R, bit	Set bit in R	1→R	1	—
BTRSC R, bit	Test bit in R, Skip if Clear	Skip if R = 0	1/2 ⁽¹⁾	—
BTRSS R, bit	Test bit in R, Skip if Set	Skip if R = 1	1/2 ⁽¹⁾	—
NOP	No Operation	No operation	1	—
CLRWDT	Clear Watchdog Timer	00h→WDT, 00h →WDT prescaler	1	/TO, /PD
OPTION	Load OPTION register	ACC→OPTION	1	—
SLEEP	Go into power-down mode	00h→WDT, 00h→WDT prescaler	1	/TO, /PD
DAA	Adjust ACC' s data format from HEX to DEC after any addition operation	ACC(hex)→ACC(dec)	1	C
DAS	Adjust ACC' s data format from HEX to DEC after any subtraction operation	ACC(hex)→ACC(dec)	1	—
RETURN	Return from subroutine	Top of Stack→PC	2	—
RETFIE	Return from interrupt, set GIE bit	Top of Stack→PC, 1→GIE	2	—
INT	S/W interrupt	PC + 1→Top of Stack, 002h→PC	2	—
IOST R	Load IOST register	ACC→IOST register	1	—
CLRA	Clear ACC	00h→ACC	1	Z
CLRR R	Clear R	00h→R	1	Z
MOVAR R	Move ACC to R	ACC→R	1	—
MOVR R, d	Move R	R→dest	1	Z
DECR R, d	Decrement R	R - 1→dest	1	Z
DECRSZ R, d	Decrement R, Skip if 0	R - 1→dest, Skip if result = 0	1/2 ⁽¹⁾	—
INCR R, d	Increment R	R + 1→dest	1	Z
INCRSZ R, d	Increment R, Skip if 0	R + 1→dest, Skip if result = 0	1/2 ⁽¹⁾	—
ADDAR R, d	Add ACC and R	R + ACC→dest	1	C, DC, Z
SUBAR R, d	Subtract ACC from R	R - ACC→dest	1	C, DC, Z
ADCAR R, d	Add ACC and R with Carry	R + ACC + C→dest	1	C, DC, Z
SBCAR R, d	Subtract ACC from R with Carry	R + ACC + C→dest	1	C, DC, Z
ANDAR R, d	AND ACC with R	ACC and R→dest	1	Z
IORAR R, d	Inclusive OR ACC with R	ACC or R→dest	1	Z
XORAR R, d	Exclusive OR ACC with R	R xor ACC→dest	1	Z
COMR R, d	Complement R	R→dest	1	Z
RLR R, d	Rotate left f through Carry	R<7>→C, R<6:0>→dest<7:1>, C→dest<0>	1	C
RRR R, d	Rotate right f through Carry	C←dest<7>, R<7:1>←dest<6:0>, R<0>←C	1	C
SWAPR R, d	Swap R	R<3:0>→dest<7:4>, R<7:4>→dest<3:0>	1	—
MOVIA I	Move Immediate to ACC	I→ACC	1	—
ADDIA I	Add ACC and Immediate	I + ACC→ACC	1	C, DC, Z
SUBIA I	Subtract ACC from Immediate	I - ACC→ACC	1	C, DC, Z
ANDIA I	AND Immediate with ACC	ACC and I→ACC	1	Z
IORIA I	OR Immediate with ACC	ACC or I→ACC	1	Z



操作语法	说明	操作内容	指令周期	影响标志位
XORIA I	Exclusive OR Immediate to ACC	ACC xor I → ACC	1	Z
RETIA I	Return, place Immediate in ACC	I → ACC, Top of Stack → PC	2	—
CALL I	Call subroutine	PC + 1 → Top of Stack, I → PC	2	—
GOTO I	Unconditional branch	I → PC	2	—

注释: 1. 两周期指令为分支跳转指令
 2. bit : Bit 地址为 8 位寄存器 R 中的某一位
 R : 寄存器地址 (00h to 3Fh)
 I : 立即数
 ACC : 累加器
 d : 目的选择;
 =0 (结果存放在 ACC)
 =1 (结果存放在 R)
 dest : 目的地
 PC : 程序指针
 PCHBUF : 高位缓冲程序指针
 WDT : 看门狗计数器
 GIE : 中断允许总控制位
 TO : 计数溢出位
 PD : 省电模式选择位
 C : 进位/借位标志
 DC : 辅助进位/借位标志. (低四位向高四位进位/借位标志)
 Z : 零标志



ADCAR(带进位加法)	Add ACC and R with Carry
语 法	ADCAR R, d
操作数	$0 \leq R \leq 63$ $d \in [0, 1]$
操作内容	$R + ACC + C \rightarrow dest$
受影响的标志	C, DC, Z
说 明	將 A 寄存器的內含值加上 R 寄存器的內含值（带进位），如果 d 是 0 结果在 ACC 中存放。 如果 d 是 1 结果在 R 中存放。
指令执行周期	1

ADDAR (加法指令)	ACC and R with Carry
语 法	ADDAR R, d
操作数	$0 \leq R \leq 63$ $d \in [0, 1]$
操作内容	$R + ACC \rightarrow dest$
受影响的标志	C, DC, Z
说 明	將 A 寄存器的內含值加上 R 寄存器的內含值（不带进位），如果 d 是 0 结果在 ACC 中存放。 如果 d 是 1 结果在 R 中存放。
指令执行周期	1

ADDIA	Add ACC and Immediate
语 法	ADDIA I
操作数	$0 \leq I \leq 255$
操作内容	$ACC + I \rightarrow ACC$
受影响的标志	C, DC, Z
说 明	將 A 寄存器的內含值加上立即数 I，结果在 ACC 中存放。
指令执行周期	1

ANDAR	AND ACC and R
语 法	ANDAR R, d
操作数	$0 \leq R \leq 63$ $d \in [0, 1]$
操作内容	$ACC \text{ and } R \rightarrow dest$
受影响的标志	Z
说 明	將 A 寄存器內含值和 R 寄存器做相与操作，如果 d 是 0 结果在 ACC 中存放。 如果 d 是 1 结果在 R 中存放。
指令执行周期	1

ANDIA	AND Immediate with ACC
语 法	ANDIA I
操作数	$0 \leq I \leq 255$
操作内容	$ACC \text{ and } I \rightarrow dest$
受影响的标志	Z
说 明	將 A 寄存器的內含值与立即数 I 做相与操作，结果在 ACC 中存放
指令执行周期	1



BSR	Set Bit in R
语 法	BSR R, b
操作数	$0 \leq R \leq 63$ $0 \leq b \leq 7$
操作内容	$1 \rightarrow R\langle b \rangle$
受影响的标志	无
说 明	R 寄存器的位“b” 被设成 1
指令执行周期	1

BTRSC	Test Bit in R, Skip if Clear
语 法	BTRSC R, b
操作数	$0 \leq R \leq 63$ $0 \leq b \leq 7$
操作内容	当 $R\langle b \rangle = 0$ 跳过下条指令
受影响的标志	无
说 明	$R\langle b \rangle = 0$ 跳过下条指令 $R\langle b \rangle = 0$ 时, 该指令周期中提取的下条指令被丢弃, 并以执行 NOP 操作来替换这条 2 周期指令。
指令执行周期	1(2)

BTRSS	Test Bit in R, Skip if Set
语 法	BTRSS R, b
操作数	$0 \leq R \leq 63$ $0 \leq b \leq 7$
操作内容	当 $R\langle b \rangle = 1$ 跳过下条指令
受影响的标志	无
说 明	$R\langle b \rangle = 1$ 跳过下条指令 $R\langle b \rangle = 1$ 时, 该指令周期中提取的下条指令被丢弃, 并以执行 NOP 操作来替换这条 2 周期指令。
指令执行周期	1(2)

CALL	Subroutine Call
语 法	CALL I
操作数	$0 \leq I \leq 1023$
操作内容	$PC + 1 \rightarrow \text{Top of Stack}$ $I \rightarrow PC$
受影响的标志	无
说 明	子程序调用。首先下一条指令地址(PC+1)进栈。10 位立即地址被装载入 PC 指针的位 $\langle 9 : 0 \rangle$ 。CALL 是二周期指令。
指令执行周期	2

CLRA	Clear ACC
语 法	CLRA
操作数	无
操作内容	$00h \rightarrow ACC$ $I \rightarrow Z$
受影响的标志	Z
说 明	ACC 被清零, Z 标志为置 1
指令执行周期	1



CLRR	Clear R
语 法	CLRR R
操作数	$0 \leq R \leq 63$
操作内容	00h→R I→Z
受影响的标志	Z
说 明	R 被清零, Z 标志为置 1
指令执行周期	1

CLRWDT	Clear Watchdog Timer
语 法	CLRWDT
操作数	无
操作内容	00h→WDT: 00h→WDT prescaler (已经设置了 WDT 预置器): 1→T0: 1→PD
受影响的标志	T0, PD
说 明	CLRWDT 指令重置 WDT, 如已经设置了 WDT 预置器, 也重置 WDT 预置器; 并把 T0, PD 位置 1
指令执行周期	1

COMR	Complement R
语 法	COMR R, d
操作数	$0 \leq R \leq 63$ $d \in [0, 1]$
操作内容	R→dest
受影响的标志	Z
说 明	将 R 内含内容取补数, 如果 d 是 0 结果在 ACC 中存放。 如果 d 是 1 结果在 R 中存放。
指令执行周期	1

DAA	Adjust ACC' s data format from HEX to DEC
语 法	DAA
操作数	无
操作内容	ACC(hex)→ACC(dec)
受影响的标志	C
说 明	在有些加法操作以后把 ACC 内值的十六进制转化十进制,
指令执行周期	1

DAS	Adjust ACC' s data format from HEX to DEC
语 法	DAS
操作数	无
操作内容	ACC(hex)→ACC(dec)
受影响的标志	C
说 明	在有些减法操作以后把 ACC 内值的十六进制转化十进制,
指令执行周期	1



DECR	Decrement R
语 法	DECR R, d
操作数	$0 \leq R \leq 63$ $d \in [0, 1]$
操作内容	$R - 1 \rightarrow \text{dest}$
受影响的标志	Z
说 明	递减 R 寄存器的值，如果 d 是 0 结果在 ACC 中存放。如果 d 是 1 结果在 R 中存放。
指令执行周期	1

DECRSZ	Decrement R, Skip if 0
语 法	DECRSZ R, d
操作数	$0 \leq R \leq 63$ $d \in [0, 1]$
操作内容	$R - 1 \rightarrow \text{dest}$ 如果结果等于 0，跳过下条指令
受影响的标志	无
说 明	递减 R 寄存器的值，如果 d 是 0 结果在 ACC 中存放。如果 d 是 1 结果在 R 中存放。 如果结果等于 0，该指令周期中提取的下条指令被丢弃，并以执行 NOP 操作来替换这条 2 周期指令。
指令执行周期	1(2)

GOTO	Unconditional Branch
语 法	GOTO I
操作数	$0 \leq I \leq 1023$
操作内容	$I \rightarrow \text{PC}$
受影响的标志	无
说 明	无条件跳转。10 位立即地址被装载入 PC 指针的位<9 : 0>。GOTO 是二周期指令。
指令执行周期	2

INCR	Increment R
语 法	INCR R, d
操作数	$0 \leq R \leq 63$ $d \in [0, 1]$
操作内容	$R + 1 \rightarrow \text{dest}$
受影响的标志	Z
说 明	将被指定 R 寄存器的内含值加 1，如果 d 是 0 结果在 ACC 中存放。如果 d 是 1 结果在 R 中存放。
指令执行周期	1



INCRSZ	Increment R, Skip if 0
语 法	INCRSZ R, d
操作数	$0 \leq R \leq 63$ $d \in [0, 1]$
操作内容	$R + 1 \rightarrow \text{dest}$ 如果结果等于 0, 跳过下条指令
受影响的标志	无
说 明	将被指定 R 寄存器的内含值加 1, 如果 d 是 0 结果在 ACC 中存放。 如果 d 是 1 结果在 R 中存放。 如果结果等于 0, 该指令周期中提取的下条指令被丢弃, 并以执行 NOP 操作来替换这条 2 周期指令。
指令执行周期	1(2)

INT	S/W Interrupt
语 法	INT
操作数	无
操作内容	$PC + 1 \rightarrow \text{Top of Stack}$: $002h \rightarrow PC$
受影响的标志	无
说 明	子程序调用。 首先下一条指令地址(PC+1)进栈。 10 位地址 002h 被装载入 PC 指针的位<9 :0>. CALL 是二周期指令。
指令执行周期	2

IORAR	OR ACC with R
语 法	IORAR
操作数	$0 \leq R \leq 63$ $d \in [0, 1]$
操作内容	$\text{ACC or } R \rightarrow \text{dest}$
受影响的标志	Z
说 明	将 A 寄存器内含值和 R 寄存器做或操作, 如果 d 是 0 结果在 ACC 中存放。 如果 d 是 1 结果在 R 中存放。
指令执行周期	1

IORIA	OR Immediate with ACC
语 法	IORIA I
操作数	$0 \leq I \leq 255$
操作内容	$\text{ACC or } I \rightarrow \text{dest}$
受影响的标志	Z
说 明	将 A 寄存器的内含值与立即数 I 做相与操作, 结果在 ACC 中存放
指令执行周期	1



I0ST	Load I0ST Register
语 法	I0ST R
操作数	$R = 5 \text{ or } 6$
操作内容	ACC→I0ST register R
受影响的标志	无
说 明	将 A 寄存器的内含值加载到 I0ST register R 中
指令执行周期	1

MOVAR	Move ACC to R
语 法	MOVAR R
操作数	$0 \leq R \leq 63$
操作内容	ACC→R
受影响的标志	无
说 明	将数据从 ACC 传送到 R
指令执行周期	1

MOVIA	Move Immediate to ACC
语 法	MOVIA I
操作数	$0 \leq I \leq 255$
操作内容	$I \rightarrow \text{ACC}$
受影响的标志	无
说 明	将立即值载入 A 寄存器中
指令执行周期	1

MOVR	Move Immediate to ACC
语 法	MOVR R, d
操作数	$0 \leq R \leq 63$ $d \in [0, 1]$
操作内容	$R \rightarrow \text{dest}$
受影响的标志	无
说 明	将 A 寄存器内容载入 R 中，如果 d 是 0 结果在 ACC 中存放。如果 d 是 1 结果在 R 中存放。d 为 1 用来测试该寄存器对标志 Z 是否有影响
指令执行周期	1



NOP	No Operation
语 法	NOP
操作数	无
操作内容	无操作
受影响的标志	无
说 明	不做任何操作
指令执行周期	1


OPTION	Load OPTION Register
语 法	OPTION
操作数	无
操作内容	ACC→OPTION
受影响的标志	无
说 明	将 A 寄存器内容载入 OPTION 中
指令执行周期	1


RETFIE	Return from Interrupt, Set 'GIE' Bit
语 法	RETFIE
操作数	无
操作内容	Top of Stack→PC
受影响的标志	无
说 明	程序计数器载入堆栈返回地址。 GIE 位被设置到 1。 这是二周期指令。
指令执行周期	2

RETIA	Return with Immediate in ACC
语 法	RETIA I
操作数	$0 \leq I \leq 255$
操作内容	I→ACC: Top of Stack→PC
受影响的标志	无
说 明	程序计数器载入堆栈返回地址，并把立即数送入 A 中。这是二周期指令。
指令执行周期	2

RETURN	Return from Subroutine
语 法	RETURN
操作数	无
操作内容	Top of Stack→PC
受影响的标志	无
说 明	程序计数器载入堆栈返回地址。这是二周期指令。
指令执行周期	2



RLR	Rotate Left f through Carry
语 法	RLR R, d
操作数	$0 \leq R \leq 63$ $d \in [0, 1]$
操作内容	$R\langle 7 \rangle \rightarrow C$: $R\langle 6:0 \rangle \rightarrow \text{dest}\langle 7:1 \rangle$: $C \rightarrow \text{dest}\langle 0 \rangle$
受影响的标志	C
说 明	R 寄存器的内含值又移 1bit，右移时包含 C(进位标志)，如下图，结果存放由 d 决定，如果 d 是 0 结果在 ACC 中存放。如果 d 是 1 结果在 R 中存放。 
指令执行周期	1

RRR	Rotate Right f through Carry
语 法	RRR R, d
操作数	$0 \leq R \leq 63$ $d \in [0, 1]$
操作内容	$C \rightarrow \text{dest}\langle 7 \rangle$: $R\langle 7:1 \rangle \rightarrow \text{dest}\langle 6:0 \rangle$: $R\langle 0 \rangle \rightarrow C$
受影响的标志	C
说 明	R 寄存器的内含值又移 1bit，右移时包含 C(进位标志)，如下图，结果存放由 d 决定，如果 d 是 0 结果在 ACC 中存放。如果 d 是 1 结果在 R 中存放。 
指令执行周期	1

SLEEP	SLEEP
语 法	SLEEP
操作数	无
操作内容	$00h \rightarrow \text{WDT}$: $00h \rightarrow \text{WDT prescaler}$: $1 \rightarrow \text{T0}$: $0 \rightarrow \text{PD}$
受影响的标志	T0, PD
说 明	T0 位置 1。PD 位清零，WDT 和 WDT 预置器清零 单片机进入睡眠模式
指令执行周期	1



SBCAR (带借位加法)	Subtract ACC from R with Carry
语 法	SBCAR R, d
操作数	$0 \leq R \leq 63$ $d \in [0, 1]$
操作内容	$(R - ACC - C) \rightarrow dest$
受影响的标志	C, DC, Z
说 明	將 R 寄存器的內含值減去 A 寄存器的內含值 (帶借位), 如果 d 是 0 結果在 ACC 中存放。 如果 d 是 1 結果在 R 中存放。
指令执行周期	1

SUBAR	Subtract ACC from R
语 法	SUBAR R, d
操作数	$0 \leq R \leq 63$ $d \in [0, 1]$
操作内容	$R - ACC \rightarrow dest$
受影响的标志	C, DC, Z
说 明	將 R 寄存器的內含值減去 A 寄存器的內含值 (不帶借位), 如果 d 是 0 結果在 ACC 中存放。 如果 d 是 1 結果在 R 中存放。
指令执行周期	1

SUBIA	Subtract ACC from Immediate
语 法	SUBIA I
操作数	$0 \leq I \leq 255$
操作内容	$ACC - I \rightarrow ACC$
受影响的标志	C, DC, Z
说 明	將 A 寄存器的內含值減去立即數 I, 結果在 ACC 中存放。
指令执行周期	1

SWAPR	Swap nibbles in R
语 法	SWAPR R, d
操作数	$0 \leq R \leq 63$ $d \in [0, 1]$
操作内容	$R<3:0> \rightarrow dest<7:4>$ $R<7:4> \rightarrow dest<3:0>$
受影响的标志	无
说 明	將所選定的寄存器, 高 4 位以及低 4 位, 如果 d 是 0 結果在 ACC 中存放。 如果 d 是 1 結果在 R 中存放。
指令执行周期	1



XORAR	Exclusive OR ACC with R
语 法	XORAR R, d
操作数	$0 \leq R \leq 63$ $d \in [0, 1]$
操作内容	ACC xor R \rightarrow dest R
受影响的标志	Z
说 明	将 A 寄存器的值和 R 寄存器的值异或在一起，如果 d 是 0 结果在 ACC 中存放。如果 d 是 1 结果在 R 中存放。
指令执行周期	1

XORIA	Exclusive OR Immediate with ACC
语 法	XORIA I
操作数	$0 \leq I \leq 255$
操作内容	ACC xor I \rightarrow ACC
受影响的标志	Z
说 明	将 A 寄存器的值和立即数 I 异或在一起，结果在 ACC 中存放。
指令执行周期	1



9.0、绝对最大额定值

操作环境温度：0℃到+70℃

存储器额定温度：-65℃到+150℃

DC 电源电压(Vdd): 0V 到+6.0V

输入电压(对地电压 (Vss)): -0.3V 到(Vdd + 0.3)V

10.0、操作条件

DC 供电电压: +2.0V 到+5.5V

操作温度：0℃到+70℃

*细节详见 11.1



11.0、电气特性

11.1、QG153 电气特性

电气特性是在四时钟指令周期和 WDT & LVDT 禁用情况下

Ta=25°C

Sym	Description	Conditions	Min.	Typ.	Max.	Unit
FHF	X'tal oscillation range	HF mode, Vdd=5V	1		20	MHz
		HF mode, Vdd=3V	1		15	
FLF	X'tal oscillation range	LF mode, Vdd=5V	32		4000	KHZ
		LF mode, Vdd=3V	32		1000	
FERC	RC oscillation range	ERC mode, Vdd=5V	DC		15	MHz
		ERC mode, Vdd=3V	DC		7	
FIRC/ERIC	RC oscillation range	ERIC mode, external R, Vdd=5V	DC		15	MHz
		ERIC mode, external R, Vdd=3V	DC		7	
		IRC mode, internal R, Vdd=5V	0.455		8	
		IRC mode, internal R, Vdd=3V	0.455		8	
VIH	Input high voltage	I/O ports, Vdd=5V	2.0			V
		RSTB, TOCKI pins, Vdd=5V	2.0			
		I/O ports, Vdd=3V	1.5			
		RSTB, TOCKI pins, Vdd=3V	1.5			
VIL	Input low voltage	I/O ports, Vdd=5V			1.0	V
		RSTB, TOCKI pins, Vdd=5V			1.0	
		I/O ports, Vdd=3V			0.6	
		RSTB, TOCKI pins, Vdd=3V			0.6	
VOH	Output high voltage	IOH=-5.4mA, Vdd=5V	3.6			V
VOL	Output low voltage	IOL=8.7mA, Vdd=5V			0.6	V
IPH	Pull-high current	Input pin at Vss, Vdd=5V		-65		uA
IPD	Pull-down current	Input pin at Vdd, Vdd=5V		45		uA
IWDT	WDT current	Vdd=5V		9	12	uA
		Vdd=3V		2	4	
TWDT	WDT period	Vdd=3V		20.4		mS
		Vdd=4V		17.9		
		Vdd=5V		16.2		
ILVDT	LVDT current	Vdd=5V LVDT = 3.6V		30	40	uA
		Vdd=5V LVDT = 2V		23	30	
		Vdd=3V LVDT = 2V		6.8	8.0	
ISB	Power down current	Sleep mode, Vdd=5V, WDT enable		20		uA
		Sleep mode, Vdd=5V, WDT disable		3		
		Sleep mode, Vdd=3V, WDT enable		2.5		
		Sleep mode, Vdd=3V, WDT disable		1.1	Sleep	
IDD	Operating current	HF mode, Vdd=5V, 4 clock instruction				mA
		20MHz		2.04		
		15MHz		1.68		
		10MHz		1.28		
		4MHz		0.78		
		2MHz		0.62		



Sym	Description	Conditions	Min.	Typ.	Max.	Unit
IDD	Operating current	HF mode, Vdd=3V, 4 clock instruction				mA
		20MHz		0.92		
		15MHz		0.72		
		10MHz		0.54		
		4MHz		0.30		
		2MHz		0.19		
IDD	Operating current	HF mode, Vdd=5V, 2 clock instruction				mA
		20MHz		2.94		
		15MHz		2.34		
		10MHz		1.74		
		4MHz		0.96		
		2MHz		0.68		
IDD	Operating current	HF mode, Vdd=3V, 2 clock instruction				mA
		20MHz		1.38		
		15MHz		1.07		
		10MHz		0.77		
		4MHz		0.38		
		2MHz		0.24		
IDD	Operating current	LF mode, Vdd=5V, 4 clock instruction				uA
		2MHz		290		
		1MHz		208		
		500KHz		167		
		100KHz		118		
		32KHz		101		
IDD	Operating current	LF mode, Vdd=3V, 4 clock instruction				uA
		2MHz		105		
		1MHz		73		
		500KHz		54		
		100KHz		33		
		32KHz		26		
IDD	Operating current	LF mode, Vdd=5V, 2 clock instruction				uA
		2MHz		371		
		1MHz		269		
		500KHz		194		
		100KHz		130		
		32KHz		108		
IDD	Operating current	LF mode, Vdd=3V, 2 clock instruction				uA
		2MHz		158		
		1MHz		100		
		500KHz		67		
		100KHz		38		
		32KHz		29		



Sym	Description	Conditions	Min.	Typ.	Max.	Unit	
IDD	Operating current	ERC mode, Vdd=5V, 4 clock instruction					
		C=3P	R=1Kohm	F=14.96MHz		4.572	
			R=3.3Kohm	F=11.06MHz		1.845	
			R=10Kohm	F=5.80MHz		0.761	
			R=100Kohm	F=808KHz		0.170	
			R=300Kohm	F=276KHz		0.119	
		C=20P	R=1Kohm	F=11.7MHz		4.226	
			R=3.3Kohm	F=6.35MHz		1.519	
			R=10Kohm	F=2.73MHz		0.613	
			R=100Kohm	F=320KHz		0.147	
			R=300Kohm	F=108KHz		0.109	
		C=100P	R=1Kohm	F=5.23MHz		3.429	
			R=3.3Kohm	F=2.05MHz		1.163	
			R=10Kohm	F=748KHz		0.454	
			R=100Kohm	F=80KHz		0.126	
			R=300Kohm	F=26.4KHz		0.100	
		C=300P	R=1Kohm	F=2.5MHz		3.024	
			R=3.3Kohm	F=900KHz		1.021	
			R=10Kohm	F=316KHz		0.403	
			R=100Kohm	F=32KHz		0.119	
R=300Kohm	F=10.67KHz			0.098			
IDD	Operating current	ERC mode, Vdd=3V, 4 clock instruction					
		C=3P	R=1Kohm	F=8.29MHz		2.280	
			R=3.3Kohm	F=7.2MHz		0.913	
			R=10Kohm	F=4.58MHz		0.396	
			R=100Kohm	F=900KHz		0.071	
			R=300Kohm	F=316KHz		0.040	
		C=20P	R=1Kohm	F=7MHz		2.214	
			R=3.3Kohm	F=5.1MHz		0.837	
			R=10Kohm	F=2.71MHz		0.327	
			R=100Kohm	F=374KHz		0.058	
			R=300Kohm	F=128KHz		0.035	
		C=100P	R=1Kohm	F=4.14MHz		2.060	
			R=3.3Kohm	F=2.11MHz		0.688	
			R=10Kohm	F=848KHz		0.253	
			R=100Kohm	F=96KHz		0.047	
			R=300Kohm	F=32KHz		0.030	
		C=300P	R=1Kohm	F=2.36MHz		1.890	
			R=3.3Kohm	F=972KHz		0.630	
			R=10Kohm	F=360KHz		0.226	
			R=100Kohm	F=38KHz		0.043	
R=300Kohm	F=12.71KHz			0.028			



Sym	Description	Conditions	Min.	Typ.	Max.	Unit	
IDD	Operating current	ERC mode, Vdd=5V, 2 clock instruction					
		C=3P	R=1Kohm	F=15.16MHz		5.435	
			R=3.3Kohm	F=11.27MHz		2.358	
			R=10Kohm	F=5.77MHz		986	
			R=100Kohm	F=826KHz		0.183	
			R=300Kohm	F=274KHz		0.108	
		C=20P	R=1Kohm	F=11.56MHz		4.835	
			R=3.3Kohm	F=6.12MHz		1.808	
			R=10Kohm	F=2.72MHz		0.701	
			R=100Kohm	F=308KHz		0.138	
			R=300Kohm	F=105KHz		0.092	
		C=100P	R=1Kohm	F=5.32MHz		3.680	
			R=3.3Kohm	F=1.99MHz		1.234	
			R=10Kohm	F=722KHz		0.479	
			R=100Kohm	F=77KHz		0.110	
			R=300Kohm	F=25.0KHz		0.081	
		C=300P	R=1Kohm	F=2.52MHz		3.107	
			R=3.3Kohm	F=892KHz		1.057	
			R=10Kohm	F=312KHz		0.398	
			R=100Kohm	F=32KHz		0.102	
R=300Kohm	F=11KHz			0.077			
IDD	Operating current	ERC mode, Vdd=3V, 2 clock instruction					
		C=3P	R=1Kohm	F=8.306MHz		2.552	
			R=3.3Kohm	F=7.29MHz		1.130	
			R=10Kohm	F=4.81MHz		0.518	
			R=100Kohm	F=904KHz		0.084	
			R=300Kohm	F=338KHz		0.039	
		C=20P	R=1Kohm	F=7.08MHz		2.445	
			R=3.3Kohm	F=5.07MHz		0.986	
			R=10Kohm	F=2.68MHz		0.393	
			R=100Kohm	F=362KHz		0.061	
			R=300Kohm	F=123KHz		0.031	
		C=100P	R=1Kohm	F=4.11MHz		2.197	
			R=3.3Kohm	F=2.03MHz		0.745	
			R=10Kohm	F=810KHz		0.270	
			R=100Kohm	F=91KHz		0.043	
			R=300Kohm	F=30KHz		0.025	
		C=300P	R=1Kohm	F=2.37MHz		1.953	
			R=3.3Kohm	F=964KHz		0.648	
			R=10Kohm	F=354KHz		0.231	
			R=100Kohm	F=38KHz		0.038	
R=300Kohm	F=13KHz			0.022			

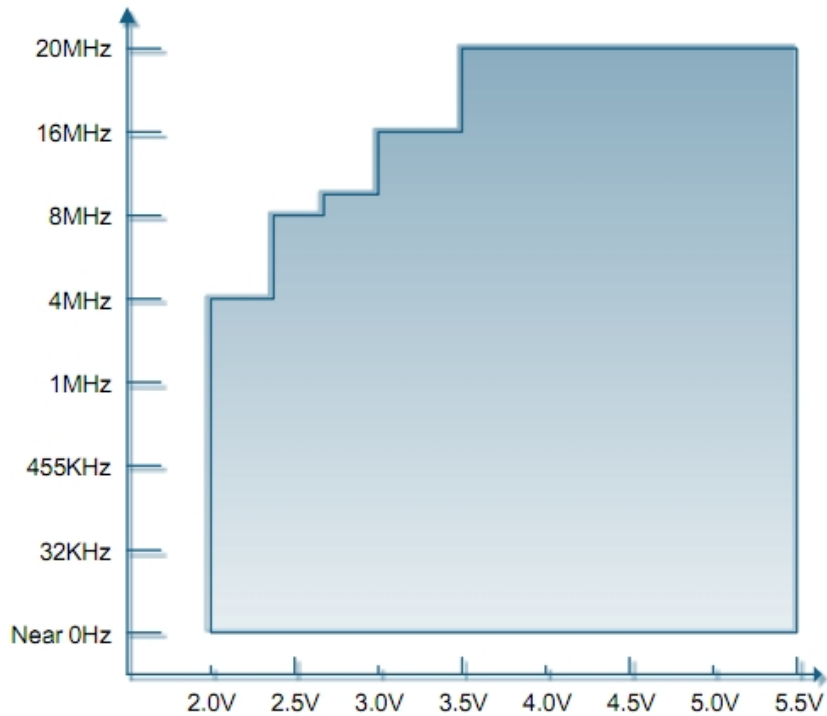


Sym	Description	Conditions	Min.	Typ.	Max.	Unit
IDD	Operating current	ERIC mode, external R, Vdd=5V, 4 clock instruction				mA
		R=1Kohm	F=15.16MHz			
		R=3.3Kohm	F=11.27MHz			
		R=10Kohm	F=5.77MHz			
		R=100Kohm	F=826KHz			
		R=300Kohm	F=274KHz			
IDD	Operating current	ERIC mode, external R, Vdd=3V, 4 clock instruction				mA
		R=1Kohm	F=15.16MHz			
		R=3.3Kohm	F=11.27MHz			
		R=10Kohm	F=5.77MHz			
		R=100Kohm	F=826KHz			
		R=300Kohm	F=274KHz			
IDD	Operating current	ERIC mode, external R, Vdd=5V, 2 clock instruction				mA
		R=1Kohm	F=15.16MHz			
		R=3.3Kohm	F=11.27MHz			
		R=10Kohm	F=5.77MHz			
		R=100Kohm	F=826KHz			
		R=300Kohm	F=274KHz			
IDD	Operating current	ERIC mode, external R, Vdd=3V, 2 clock instruction				mA
		R=1Kohm	F=15.16MHz			
		R=3.3Kohm	F=11.27MHz			
		R=10Kohm	F=5.77MHz			
		R=100Kohm	F=826KHz			
		R=300Kohm	F=274KHz			
IDD	Operating current	IRC mode, internal R, Vdd=5V, 4 clock instruction				mA
		F=8MHz				
		F=4MHz				
		F=1MHz				
		F=455KHz				
IDD	Operating current	IRC mode, internal R, Vdd=3V, 4 clock instruction				mA
		F=8MHz				
		F=4MHz				
		F=1MHz				
		F=455KHz				
IDD	Operating current	IRC mode, internal R, Vdd=5V, 2 clock instruction				mA
		F=8MHz				
		F=4MHz				
		F=1MHz				
		F=455KHz				
IDD	Operating current	IRC mode, internal R, Vdd=3V, 2 clock instruction				mA
		F=8MHz				
		F=4MHz				
		F=1MHz				
		F=455KHz				

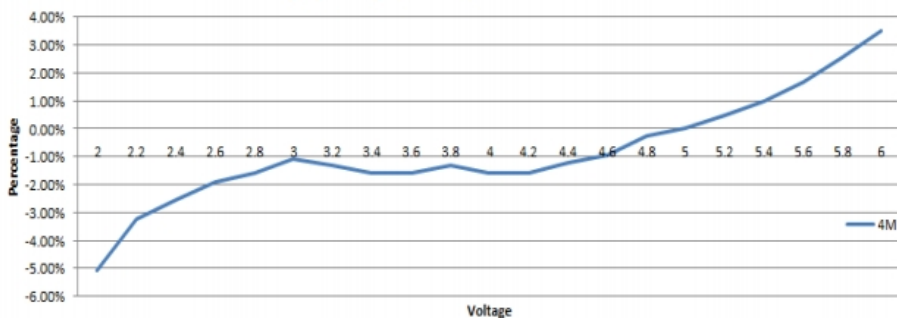


11.2、QG153 电气特性表

11.2.1、操作频率 vs 操作电压 (Ta=25°C)

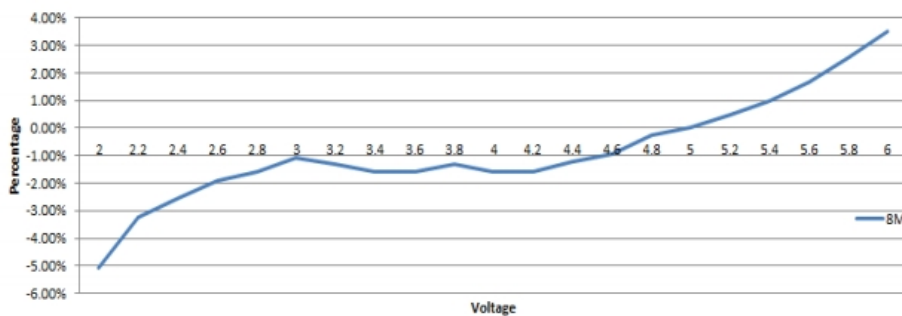


11.2.2、内部 4MHz RC vs 供应电压 (Ta=25°C)



注：曲线仅供设计参

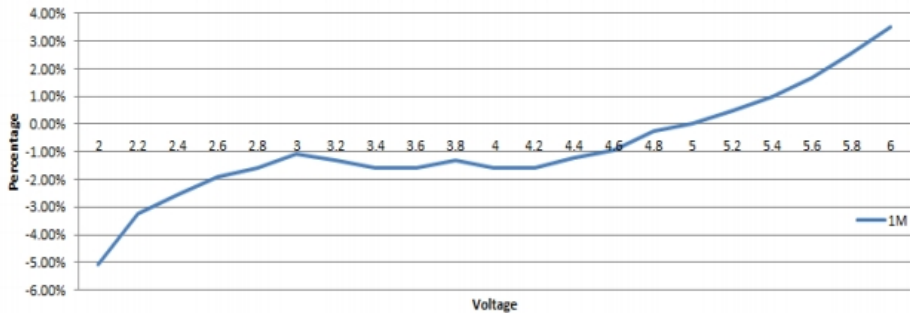
11.2.3、内部 8MHz RC vs 供应电压 (Ta=25°C)



注：曲线仅供设计参

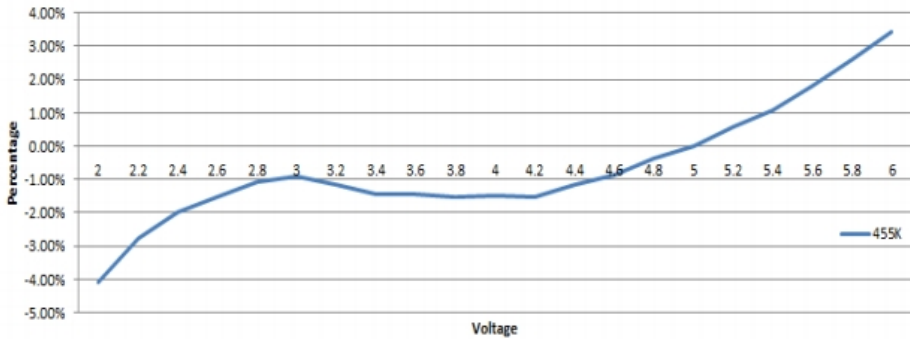


11.2.4、内部 1MHz RC vs 供应电压 (Ta=25°C)



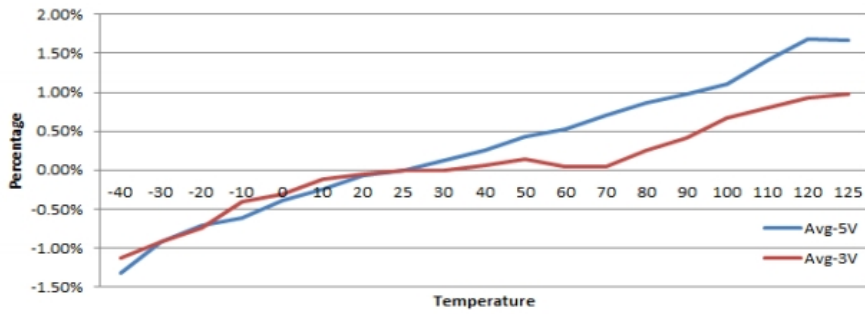
注：曲线仅供设计参

11.2.5、内部 455KHz RC vs 供应电压 (Ta=25°C)



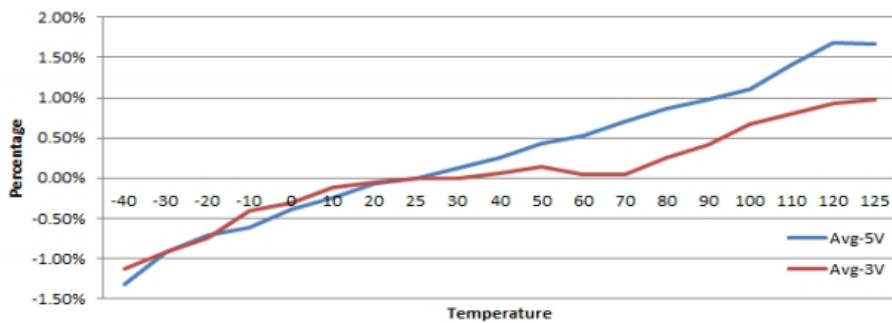
注：曲线仅供设计参

11.2.6、内部 4MHz RC vs 温度



注：曲线仅供设计参

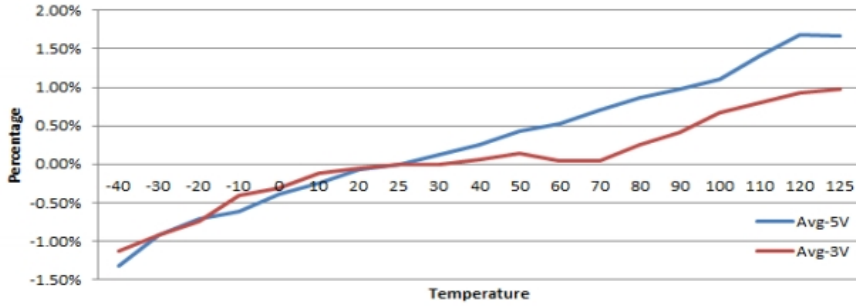
11.2.7、内部 8MHz RC vs 温度



注：曲线仅供设计参

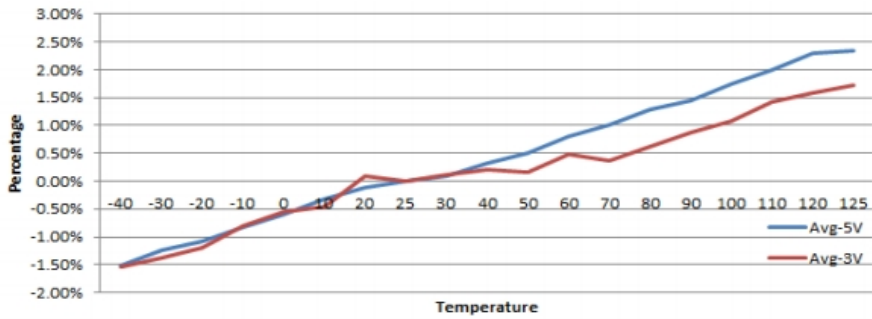


11.2.8、内部 1MHz RC vs 温度



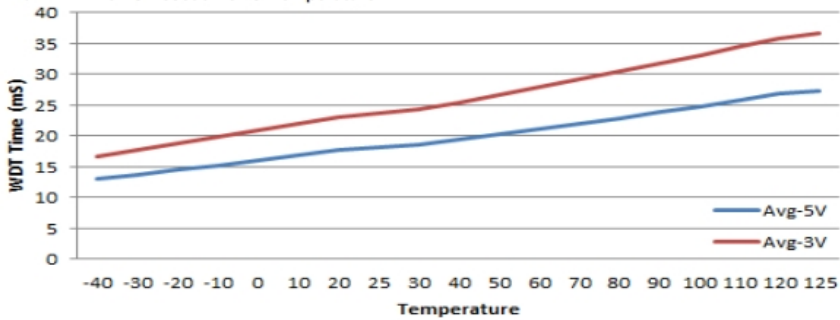
注：曲线仅供设计参

11.2.9、内部 455KH Hz RC vs 温度



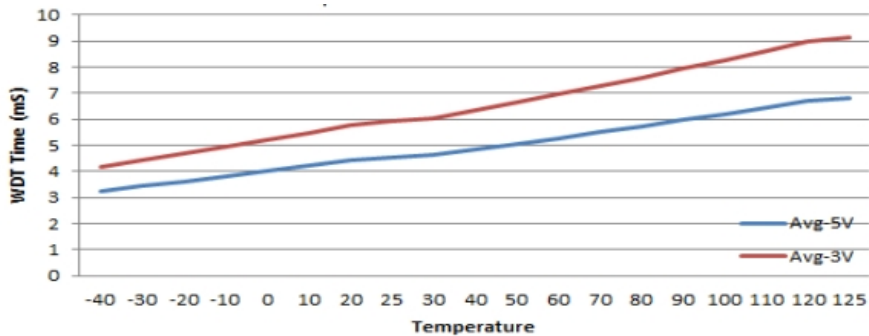
注：曲线仅供设计参

11.2.10、WTD18 毫秒复位时间 vs 温度



注：曲线仅供设计参

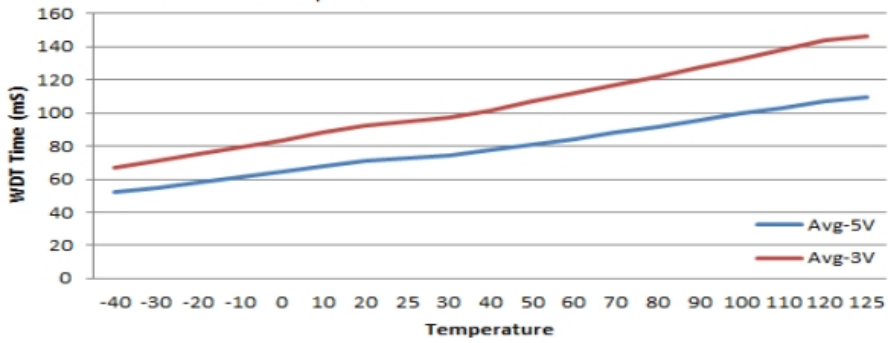
11.2.11、WTD4.5 毫秒复位时间 vs 温度



注：曲线仅供设计参

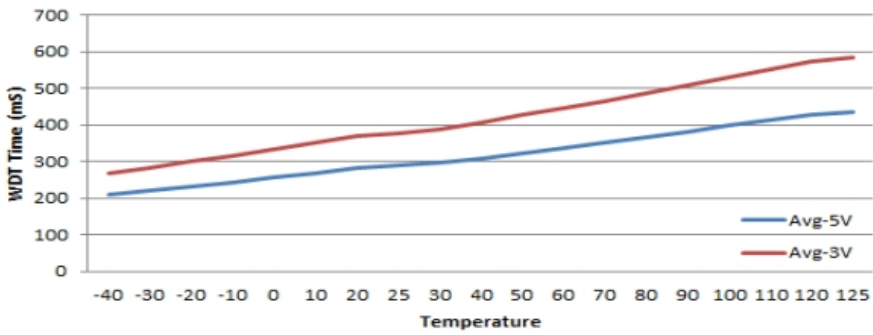


11.2.12、WTD72 毫秒复位时间 vs 温度



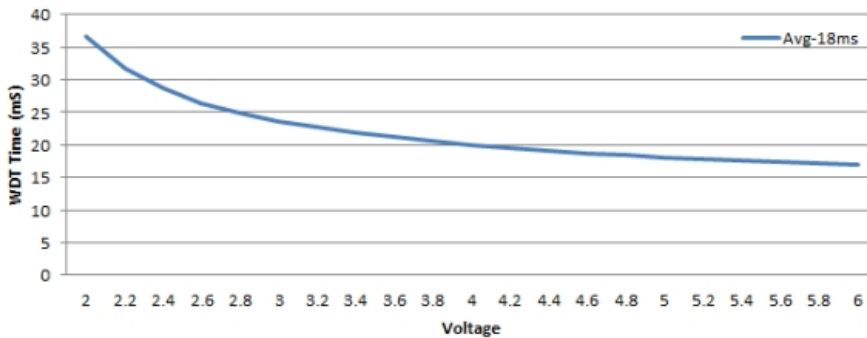
注：曲线仅供设计参

11.2.13、WTD288 毫秒复位时间 vs 温度



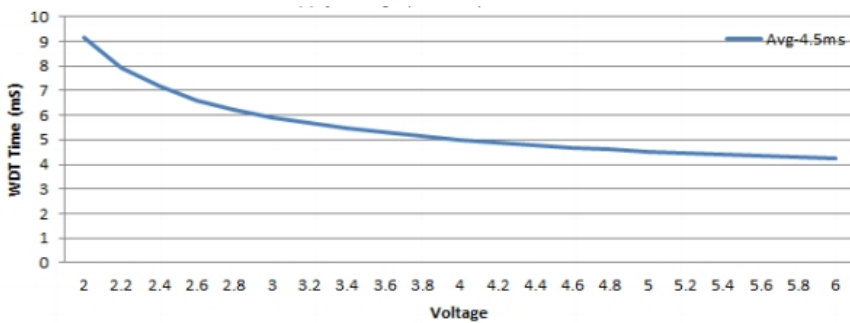
注：曲线仅供设计参

11.2.14、WTD18 毫秒复位时间 vs 供应电压 (Ta=25°C)



注：曲线仅供设计参

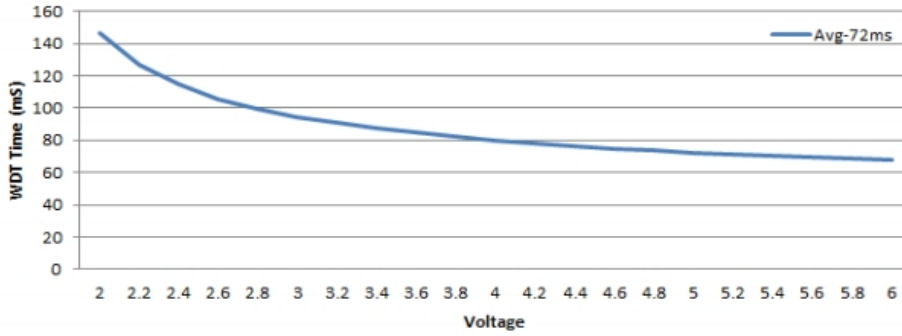
11.2.15、WTD4.5 毫秒复位时间 vs 供应电压 (Ta=25°C)



注：曲线仅供设计参

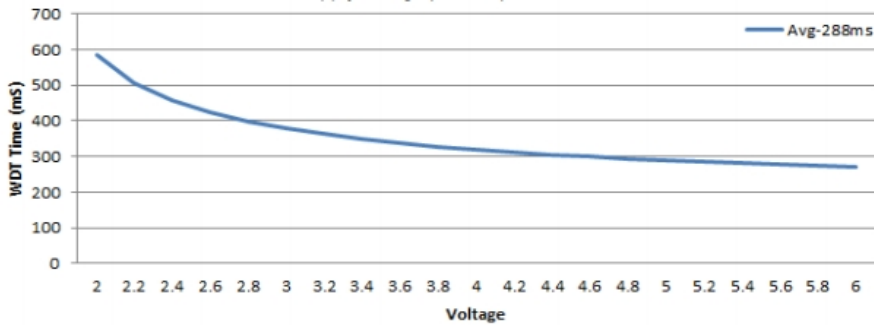


11.2.16、WTD72 毫秒复位时间 vs 供应电压 (Ta=25°C)



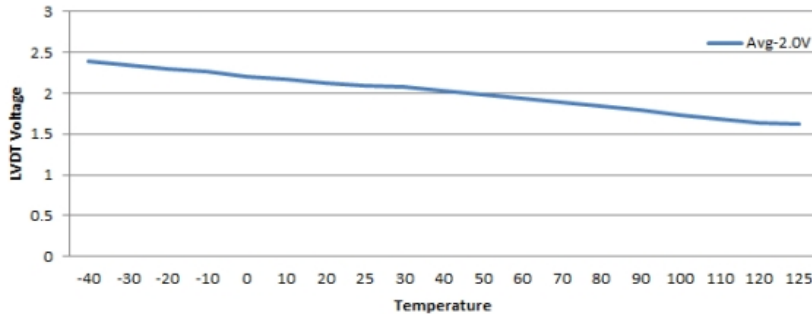
注：曲线仅供设计参

11.2.17、WTD288 毫秒复位时间 vs 供应电压 (Ta=25°C)



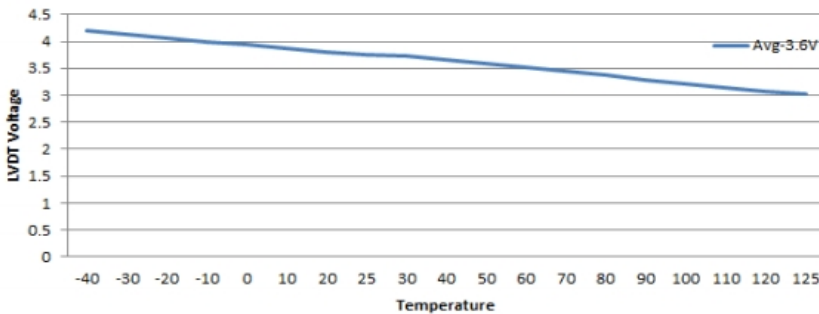
注：曲线仅供设计参

11.2.18、LVDT2.0V vs 温度



注：曲线仅供设计参

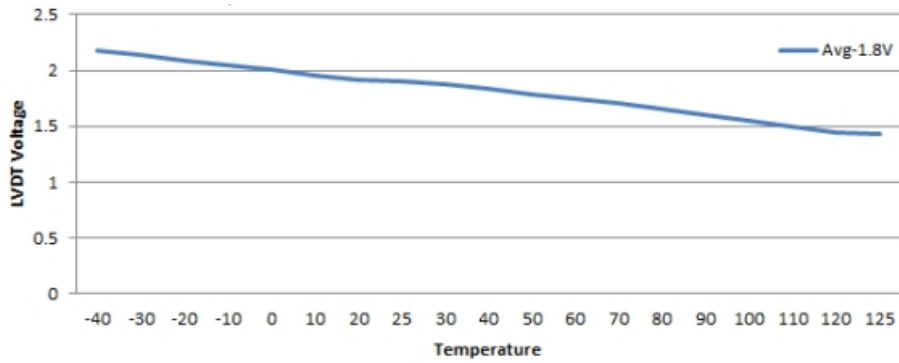
11.2.19、LVDT3.6V vs 温度



注：曲线仅供设计参

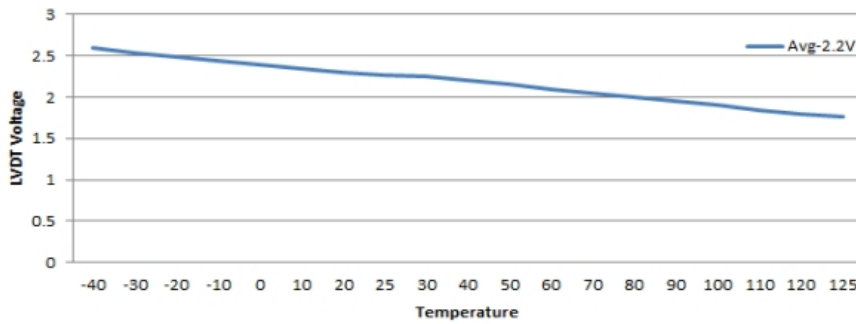


11.2.20、LVDT1.8V vs 温度



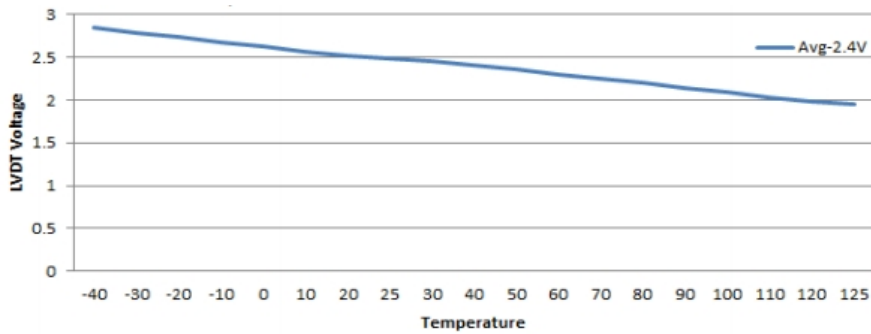
注：曲线仅供设计参

11.2.21、LVDT2.2V vs 温度



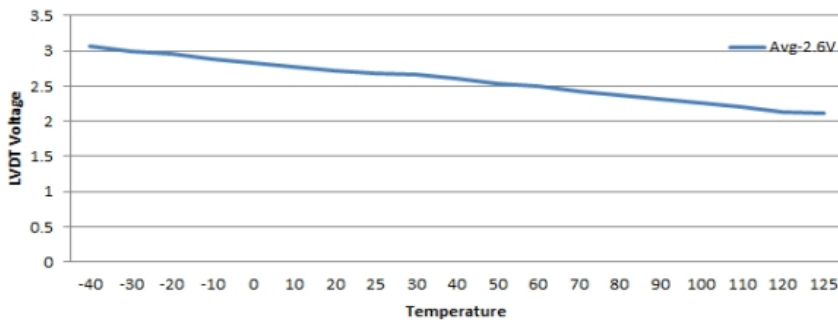
注：曲线仅供设计参

11.2.22、LVDT2.4V vs 温度



注：曲线仅供设计参

11.2.23、LVDT2.6V vs 温度

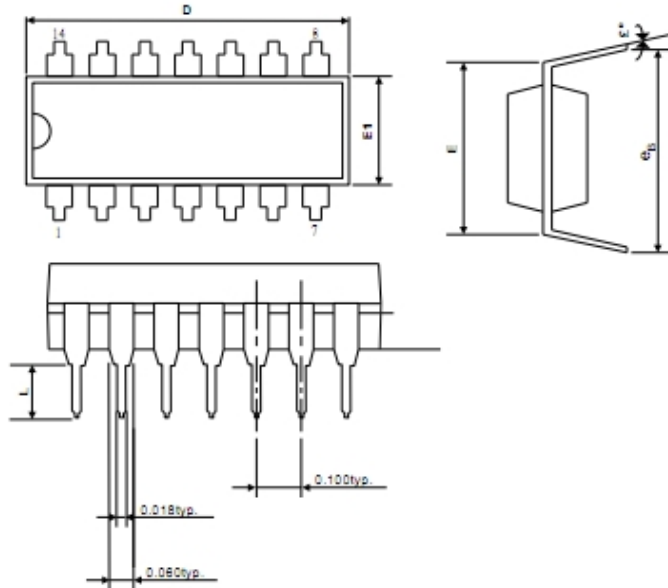


注：曲线仅供设计参



12.0、封装尺寸

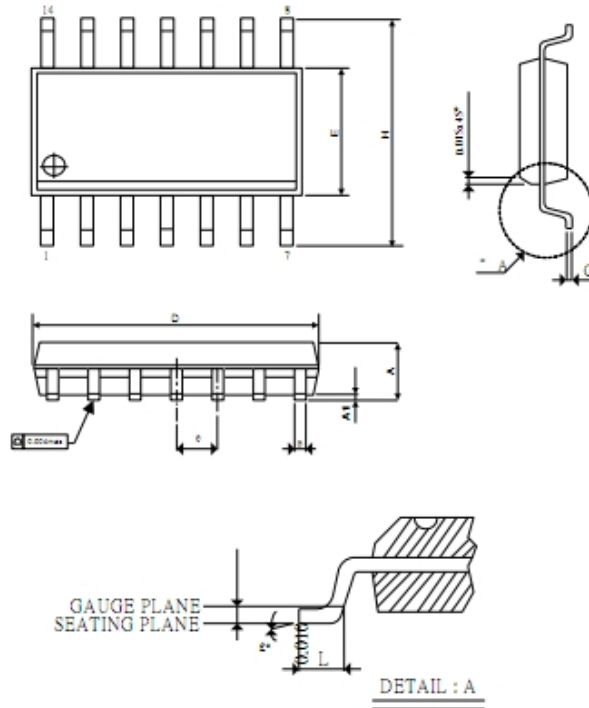
12.1、14-PIN PDIP 300mil



Symbols	Dimension In Inches		
	Min	Nom	Max
A	—	—	0.210
A1	0.015	—	—
A2	0.125	0.130	0.135
D	0.735	0.750	0.775
E	0.300 BSC.		
E1	0.245	0.250	0.255
L	0.115	0.130	0.150
eB	0.335	0.355	0.375
~°	0°	7°	15°



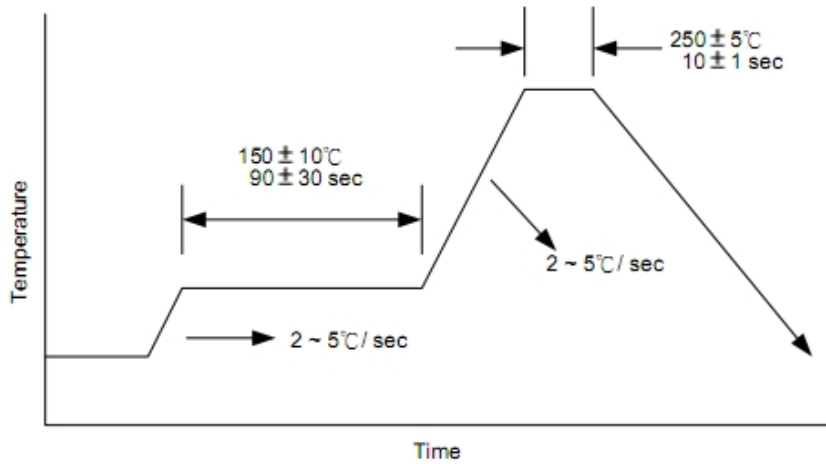
12.2、14-PIN SOP 150mil



Symbol s	Dimension In Inches		
	Min	Nom	Max
A	0.058	0.064	0.068
A1	0.004	-	0.010
B	0.013	0.016	0.020
C	0.0075	0.008	0.0098
D	0.336	0.341	0.344
E	0.150	0.154	0.157
e	-	0.050	-
H	0.228	0.236	0.244
L	0.015	0.025	0.050
~°	0°	-	8°



13.0、封装 IR 回流焊接曲线



8.0 订购信息

OTP Type MCU	Package Type	Pin Count	Package Size
QG153	PDIP	14	300 mil
QG153	SOP	14	150 mil